



Електротехнички факултет Универзитет у Београду

Дипломски рад

Пројектовање трофазног инвертора за батеријски напајан погон са асинхроним мотором

Кандидат:

Ненад Берић 2012/0506

Ментор:

Проф. др Слободан Вукосавић

Оцу Чеди, мајци Софији и брату Жељку

Садржај

1	Циљ дипломског рада	4
1.1	Опис система на коме ће се вршити симулације	4
1.2	Ток израде рада	5
2	Теоријски увод о трофазним транзисторским инверторима	6
3	Импулсно ширинска модулација у PSpice-у	8
3.1	Одређивање и имплементирање времена паузе између провођења горњег и доњег транзистора	10
4	Моделовање асинхроног мотора (АМ) за потребе налажења губитака на инвертору	13
4.1	Одређивање параметара асинхроног мотора за сврху симулације	14
5	MOSFET транзистор	17
5.1	Принцип рада	17
5.2	Губици на MOSFET-у	18
5.2.1	Кондукциони губици	18
5.2.2	Комутациони губици	19
5.2.3	Губици када транзистор не проводи	21
6	Диода у паралели са MOSFET-ом	22
6.1	Губици на диоди	22
6.1.1	Кондукциони губици на диоди	22
6.1.2	Комутациони губици на диоди	23
6.1.3	Губици на диоди када она не проводи	24
7	Начин одређивања губитака симулацијом у PSpice-у	25

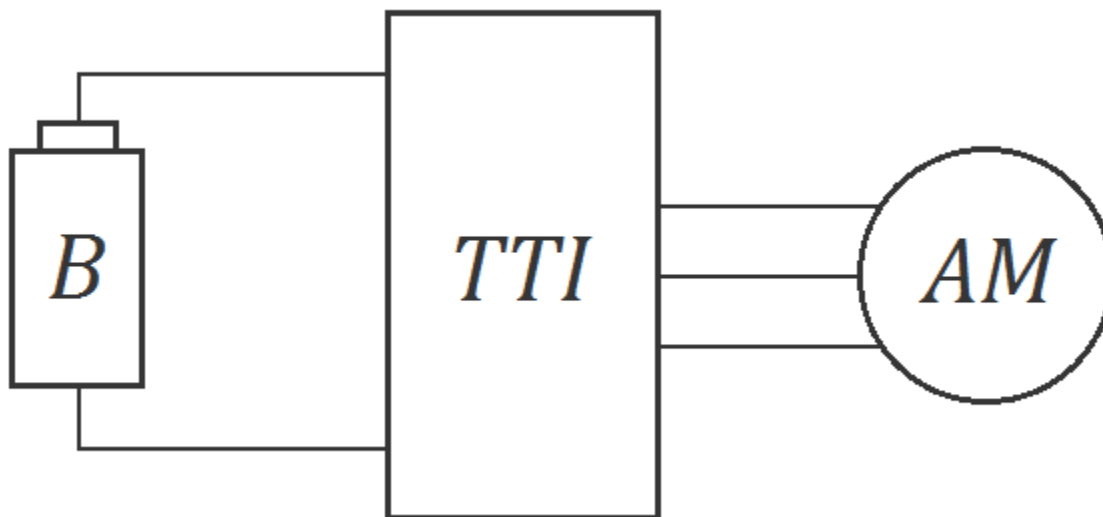
8	Модел инвертора у PSpice-у и рачунање губитака на њему	28
8.1	Избор MOSFET транзистора	28
8.2	Губици на MOSFET транзистору у монофазном инвертору	29
8.3	Губици на MOSFET транзистору у трофазном инвертору	33
9	Начин превођења реалног транзистора у PSpice модел	36
10	Модели MOSFET транзистора и губици на њима	37
10.1	Одабир модела на којима ће се вршити симулације	37
10.2	MOSFET транзистор CSD17573Q5B као део инвертора чији се губици рачунају	39
10.3	MOSFET транзистор NVMTS0D4N04CL као део инвертора чији се губици рачунају	41
11	SiCFET транзистори	43
12	GaN FET транзистори, будућност енергетске електронике	44
12.1	Кратак осврт на карактеристике GaNFET транзистора и на то зашто су будућност енергетске електронике	44
12.1.1	Поређење GaNFET и MOSFET транзистора	45
12.2	Одабир модела на коме ће се вршити симулација	46
12.2.1	Упоређивање EPC2024 и CSD17573Q5B транзистора	46
12.3	GaN FET транзистор EPC2024 као део инвертора чији се губици рачунају	47
13	Закључак	49
14	Литература	50
15	Прилог	52

1 Циљ дипломског рада

Циљ овог дипломског рада је да се изабери прекидачи који чине трофазни транзисторски инвертор тако да губици на њима буду што мањи. У интересу је да губици на њима буду мали да би хладњаци (радијатори) на инвертору били што мањи, самим тим лакши и јефтинији... У циљу израчунавања губитака на прекидачима користиће се софтверски алат OrCAD PSpice. У њему ће се направити еквивалента шема одређеног система у коме ће се користити инвертор чије губитке треба одредити. Избором одговарајућих прекидача губици треба да се сведу на минимум. Прекидачи на инвертору треба да буду транзистори са ефектом поља, пре свега MOSFET транзистори. Потребно је наћи перспективна решења за транзисторе који се користе као прекидачи у инвертору (једно од њих обавезно да буде GaNFET).

1.1 Опис система на коме ће се вршити симулације

Систем, чији је део посматрани инвертор, који се треба превести у OrCAD Pspice, чине елементи са слике 1.1:



Слика 1.1 Шема система, B – батерија, TTI – трофазни транзисторски инвертор, AM – асинхрони мотор

Са леве стране шеме налази се батерија, B, чији је напон 24V. Она даје идеалан напон од 24V, без осцилација или сметњи било каквог типа.

У средини се налази трофазни транзисторски инвертор (ТТИ). Он је сачињен од шест прекидача. Прекидачи су заправо MOSFET транзистори. За потребе овог дипломског рада они се изучавају. Уместо њих се као прекидачи у инвертору могу наћи биполарни или IGBT транзистори.

И на крају, са десне стране на шеми, на трофазни транзисторски инвертор је прикључен асинхрони мотор (АМ) снаге $1500W$.

Једносмерни напон на улазу се кроз инвертор претвара у симетрични трофазни наизменични систем напона и струја који се доводе на асинхрони мотор. MOSFET транзистори, као прекидачи, омогућавају да се из једносмерног напона из батерије на улазу добије трофазни наизменични систем на излазу. Укључивањем и искључивањем ових прекидача у одговарајућим тренуцима се то постиже.

Прекидачка учестаност MOSFET транзистора не би требало да буде мања од $16kHz$. Да би губици на транзисторима били у реалнијим границама. У овом раду ће се радити са тачно $16kHz$.

Транзистори треба да садрже диоду у паралели да би се обезбедио повратни пут струји при индуктивном оптерећењу, тако да ће и на њој бити потребно израчунати губитке.

1.2 Ток израде рада

Прво ће се укратко објаснити принцип рада трофазног транзисторског инвертора. Затим направити контрола за транзисторе у PSpice-у. Затим ће се измоделовати асинхрони мотор за примену у симулацији. Након тога ће се укратко испричати какви губици постоје на транзистору и диоди и како да се израчунају уз помоћ симулације. Моделује се, даље, монофазни па трофазни инвертор у циљу рачунања губитака. То се ради за модел MOSFET-а који већ постоји у PSpice-у.

Налажење MOSFET-а на коме ће бити минимални губици претраживањем модела на тржишту на интернету је следећи корак. Затим његово превођење у PSpice модел, рачунање губитака на њему као прекидачу у трофазном транзисторском инвертору.

Следи проналажење перспективних решења (SiCFET, GaNFET...). Налажење модела и имплементирање у Pspice. Рачунање њихових губитака у инвертору.

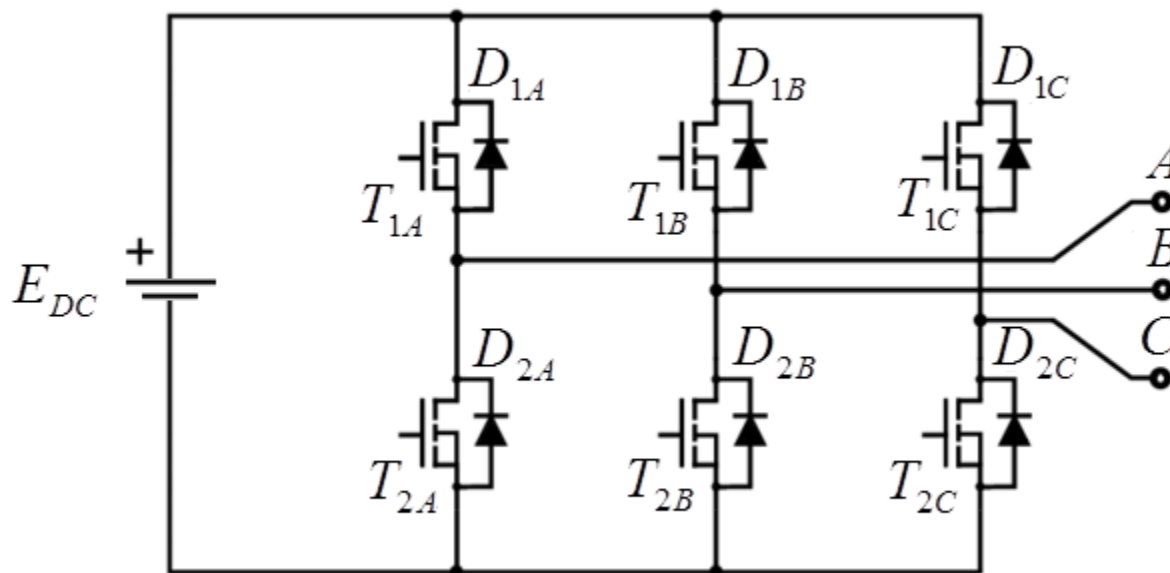
На крају закључак и литература. После њих, у прилогу ће се наћи Matlab код уз помоћ кога су се рачунале потребне вредности параметара у шемама. Такође, биће објашњен начин превођења реалних модела у PSpice модел.

2 Теоријски увод о трофазним транзисторским инверторима

Инвертори су прекидачки регулатори који се користе за напајање потрошача наизменичним напонам променљиве ефективне вредности и/или променљиве учестаности. Деле се на напонске и струјне према начину напајања оптерећења. С обзиром да се у овом раду користи батерија напона 24V којом се напаја АМ анализираће се само напонски инвертори.

Излазни напон напонског инвертора састоји се од поворке напонских импулса који се обликују процесом модулације трајања импулса (импулсно ширинске модулације). Спектар излазног напона добијен импулсно ширинском модулацијом састојаће се од основног хармоника, што је жељени напон на оптерећењу, и низа нежељених виших хармоника. Виши хармоници се могу одстранити употребом филтра пропусника опсега ниских учестаности. Међутим, у овом раду се филтар неће користити у симулацији јер не утиче на рачунање губитака у прекидачима (бар не у мери која се овде разматра).

Најједноставнија топологија трофазног напонског инвертора са MOSFET транзисторима приказана је на слици 2.1.

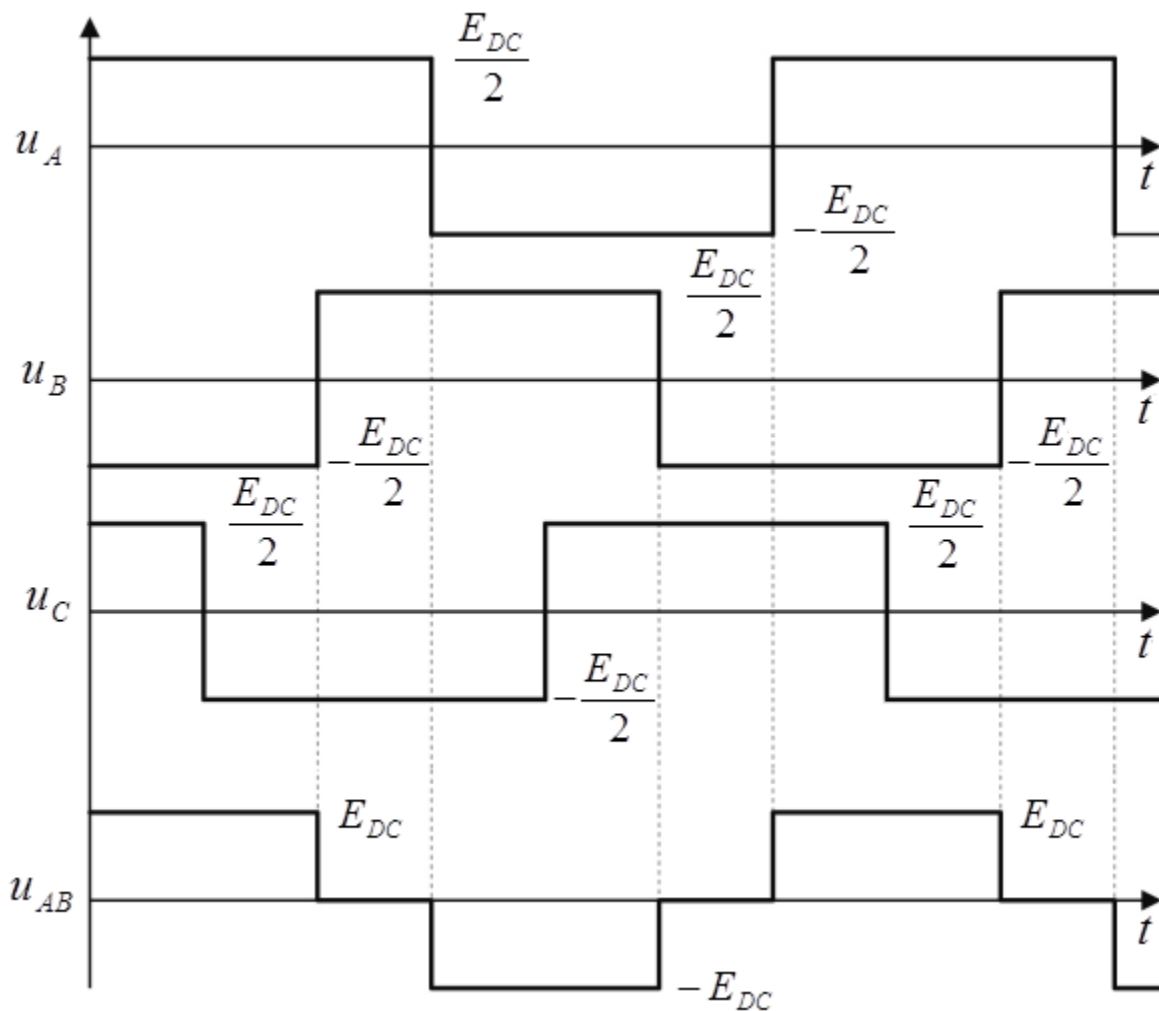


Слика 2.1 Трофазни инвертор са MOSFET транзисторима са диодом у паралели

Уместо MOSFET транзистора у инвертору се могу користити IGBT (Insulated Gate Bipolar Transistor) и биполарни транзистори. Сваки има своје предности. Биполарни транзистори могу трпети велике струје али им је учестаност прекидања мала. IGBT (као „мешавина“ FET и биполарних транзистора), трпи велике струје, а притом учестаност прекидања може бити велика. MOSFET транзистори имају велику брзину прекидања али велике струје им праве проблем. За

употребу у енергетској електроници, где напони и струје могу бити велики, у последње време се користе SiCFET (Силицијум карбидни транзистори са ефектом поља, на енглеском Silicon Carbide Field Effect Transistor) за средње и велике напоне и GaNFET (Галијум нитридни транзистори са ефектом поља, на енглеском Gallium Nitride Field Effect Transistor). У овом раду ће се користити три MOSFET транзистора заснована на силицијуму. Један обухваћен библиотекама које су део PSpice-а, са минималним губицима. Неће се користити SiCFET што ће бити образложено. На крају GaNFET као врхунац данашњих транзистора који се користе у енергетској електроници.

Најједноставније би се добио наизменични трофазни напон на излазу тако што би се укључивањем горњег MOSFET транзистора на фази А довела половина улазног напона у трајању једне полупериоде (за напон фреквенције 50Hz полупериода је 10ms), а негативна половина улазног напона, уз помоћ доњег MOSFET транзистора, довела на фазу А у трајању једне полупериоде, такође. Први транзистор би проводио од 0 до 10ms док би други проводио од 10ms до 20ms (што је периода напона фреквенције 50Hz). Тако би се надаље смењивали. Што се тиче фаза В и С код њих би се провођење горњих и доњих транзистора обављало на исти начин као и у фази А с тим што би се свака фаза међусобно померила за по 120°. Фазни и линијски напони се могу видети на слици 2.2.

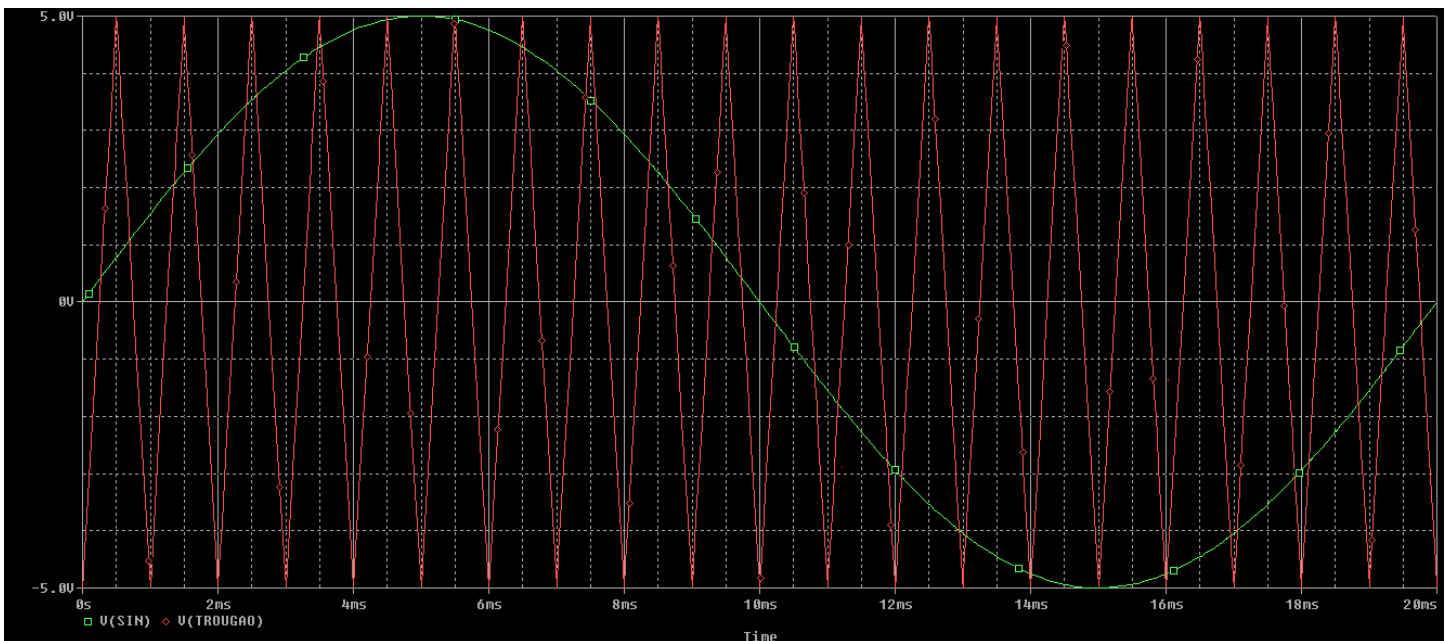


Слика 2.2 Таласни облици фазних напона и линијског напона између фазе А и В

Међутим, овакав начин добијања наизменичног трофазног система на излазу је недопустив за практичну примену. Разлози су бројни (виши хармоници, пулсације момента...). Због тога се прибегава неком начину на који се могу на излазу добити синусоидални напони и струје. У пракси се то обавља на два начина: синусна модулација (са троугластим носиоцем) и модулација просторног вектора. У овом раду ће се користити синусна модулација. Једноставнија је за анализу у овом раду, може се једноставно направити у PSpice-у, а довољна је за одређивање губитака на транзисторима, што и јесте циљ овог рада. Надаље ће се објаснити како се она реализује у PSpice-у.

3 Импулсно ширинска модулација у PSpice-у

Прво што је потребно да се одради је да се генеришу два сигнала. Један је сигнал са троугластим носиоцем, а други је синусоида одређене учестаности, овде 50Hz . Учестаност прекидања транзистора у симулацији не би требало да буде мања од 16kHz . С обзиром на то да ће најмањи губици бити на овој учестаности, радиће се искључиво на њој (били би мањи губици да је мања учестаност прекидања, али у овом раду се не иде испод 16kHz). У том случају, у оквиру једне периоде синусоидалног сигнала троугласти носиоци треба да пресеку синусоиду 640 пута. То је лако реализовати. Потребно је само у дефинисању троугласте функције узлазну ивицу подесити тако да траје $31,25\mu\text{s}$, толико треба да траје и силазна ивица. Да би се видело како ће се реализовати импулсно ширинска модулација у току једне периоде синусног напона троугласти носиоци пресецају синусоиду свега 40 пута. Дакле, фреквенција комутација транзистора је 1000Hz . На слици 3.1 се може видети како то изгледа на једној периоди напона, 20ms .



Слика 3.1 Таласни облици синусног и троугластог сигнала

Сада је потребно поставити неки елемент у шеми који би поредио ова два сигнала. Уколико је синусоида већа од троугластог носиоца тада излаз из тог елемента треба да даје неку константну позитивну вредност (нпр. $1V$). У супротном излаз треба да буде нула. Елемент који је искоришћен за ово је АВМ елемент који има два улаза и један излаз, који је нека функција улазних величина, из АВМ библиотеке (Analog Behavioral Modeling). Треба да се одреди функција по којој ће се добијати импулсно ширинска модулација на излазу из поменутог АВМ-а. Функција је:

$$IF(V(A1)) - V(A2) > 0,1,0)$$

што значи: ако је разлика два сигнала већа од нуле излаз је $1V$ у супротном је 0 . У функцији су $V(A1)$ први улазни сигнал (синусоида) и $V(A2)$ други улазни сигнал (троугласти носилац).

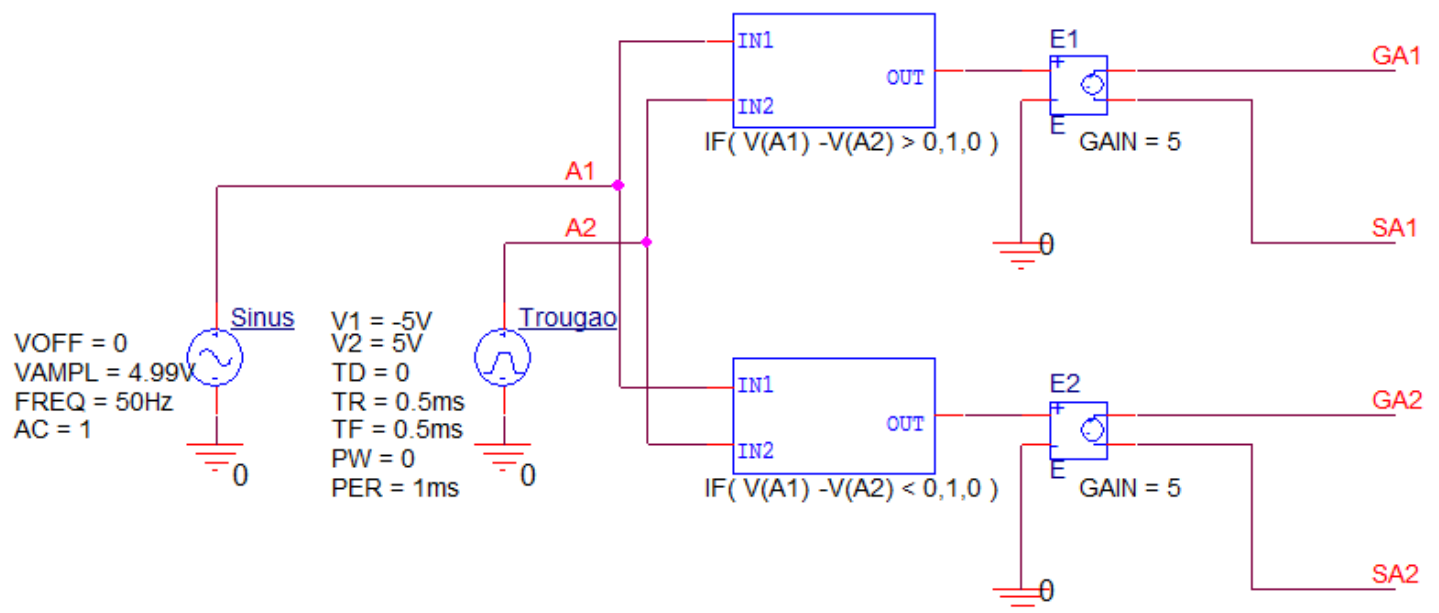
Овим се добија импулсно ширинска модулација. Њу чини поворка импулса различитог трајања.

Да би се управљао и доњи транзистор који се налази на истој грани у инвертору потребно је направити контролу и за њега. Када је укључен горњи транзистор доњи треба да је искључен и обрнуто. Функција на АВМ елементу којом ће се остварити супротан рад доњег транзистора је:

$$IF(V(A1)) - V(A2) < 0,1,0).$$

Остало је да се поворка импулса доведе између Gate-а и Source-а довољне висине напона да транзистор проводи када је излаз из АВМ елемента једнак $1V$. Елементом Е из библиотеке ANALOG постижемо жељени напон V_{GS} . Е је напонски контролисани напонски извор. У себи има појачање, GAIN, којим се намешта жељена вредност напона провођења (у показној симулацији се користи $5V$).

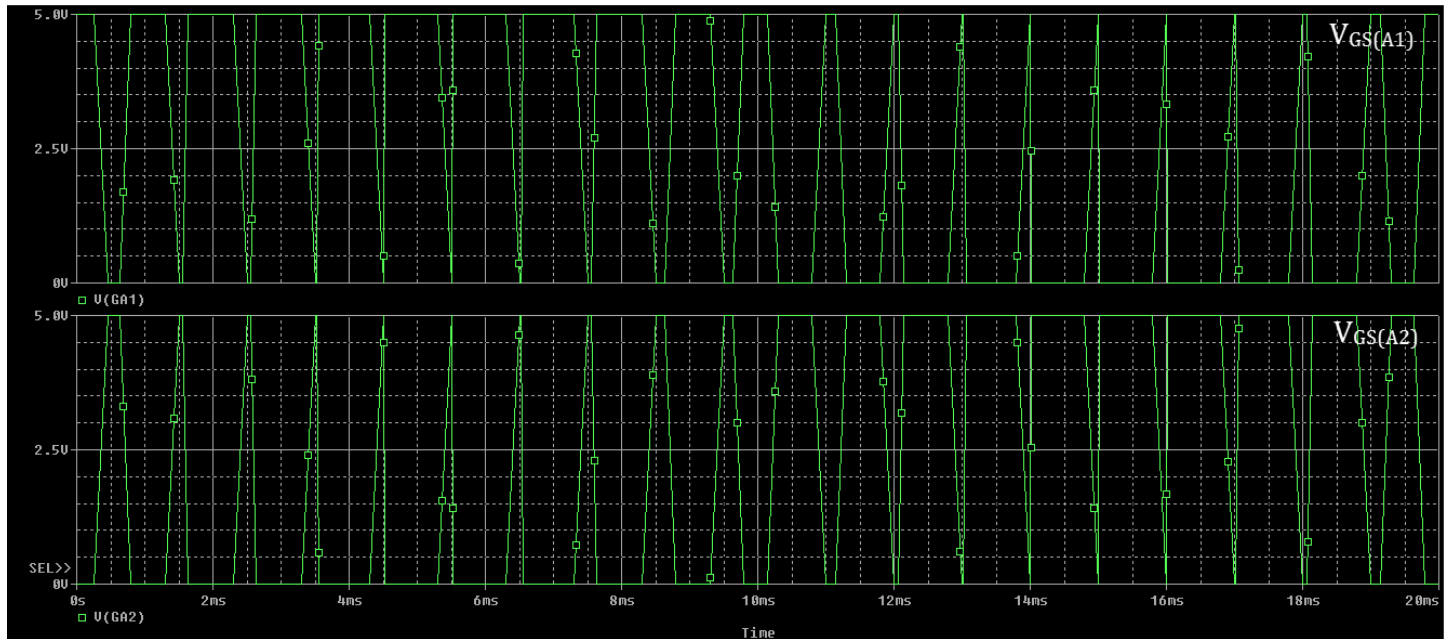
За горе усвојену комутациону учестаност од $1000Hz$ коначна шема за контролу горњег и доњег прекидача приказана је на слици 3.2:



Слика 3.2 Шема на основу које се добијају импулси за управљање, односно напони V_{GS} , горњег и доњег транзистора

Амплитуда синусног напона је постављена на $4.99V$ да би се оставило простора за упоређивање два сигнала. Притом се не прави крупнија грешка при каснијем прорачуну снаге губитака.

Изглед напона V_{GS} дат је на графицима на слици 3.3:



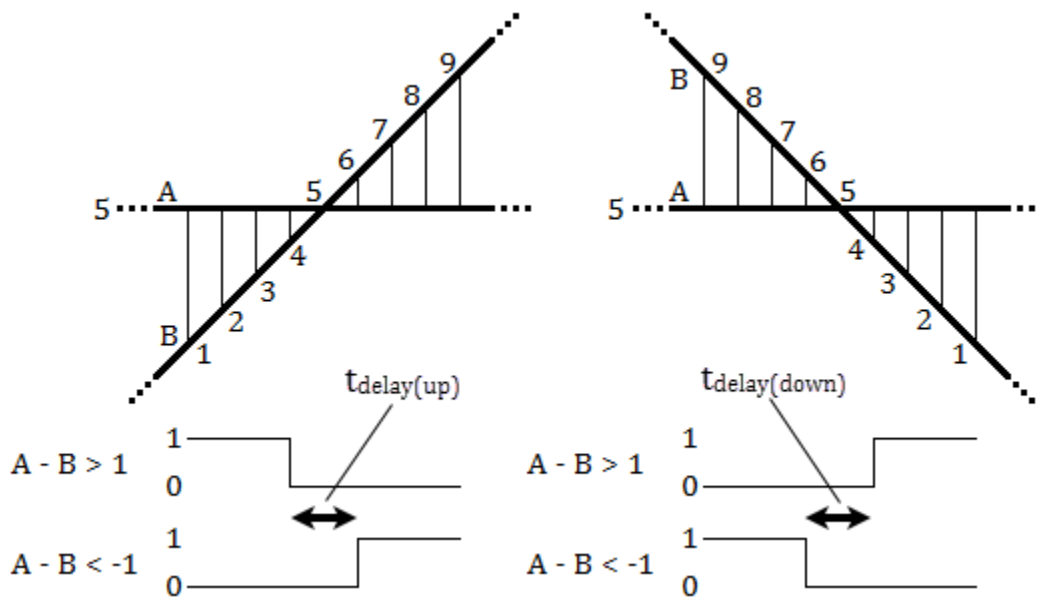
Слика 3.3 Напони V_{GS} за горњи (график горе) и доњи (график доле) транзистор

На претходној слици се јавља стрмина успостављања напона, не успоставља се тренутно. Разлог за то је што PSpice на неки начин рачуна, не идеално, позиције тачака које треба да нацрта. Уколико је трајање симулације веће и позиција тачака ће бити лошије одређена. За кратке симулације је прецизније исцртавање графика. Провера је извршена на овом графику. Када се, за разлику од $20ms$, трајање симулације подеси на $0,5ms$ стрмина успостављања напона је већа. У овом случају то не представља проблем јер ће те стрмине на већим учестаностима одабирања бити занемарљиве.

3.1 Одређивање и имплементирање времена паузе између провођења горњег и доњег транзистора

Сада се јавља додатни проблем. Ни у једном тренутку не смеју да воде горњи и доњи транзистор истовремено. У том случају би се извор довео на кратак спој што би резултовало великим струјама које би у реалности могле да спале транзисторе. Потребно је увести неко време кашњења (t_{delay}) које би обезбедило да не дође до истовременог рада транзистора. Посматрајући

једноставан пример две праве које се секу (притом у првом случају права В има позитиван нагиб док у другом случају опада) показаће се како да се реализује временско кашњење укључивања транзистора.



Слика 3.4 Начин одређивања временског кашњења између укључења транзистора

Са слике 3.4 се види да у случају када крива В расте, уз испуњен услов да је разлика А и В већа од 1, горњи транзистор на почетку проводи (логичка јединица на графику). Тада, уз услов да је разлика А и В мања од -1, доњи не проводи (логичка нула на излазу). Када престане да важи услов $A - B > 1$, горњи транзистор се искључује. Притом доњем није испуњен услов да проведе, чека да разлика А и В постане мања од -1. Када се то деси, он проведе. Време протекло од искључења горњег до укључења доњег транзистора је $t_{delay(up)}$, и у овом примеру је једнако 2 (дакле, два пута веће него из услова). Треба да се види да ли ово важи и када права В опада. Посматрајући праве и анализирајући услове, као и раније, долази се до закључка да ће и при том случају доћи до временског размака између почетка и краја провођења датих транзистора (види се на слици 3.4). Оно је овде обележено као $t_{delay(down)}$ али једнако је као и $t_{delay(up)}$.

Дакле, у функцији АВМ елемента треба да се промене услови да би се добило кашњење. Колико кашњење треба да се имплементира зависи од брзине којом транзистори могу да се искључују и укључују (мери се у ns).

Постоји недостатак оваквог одређивања времена кашњења. Пошло се од претпоставке да права А је хоризонтална, паралелна х-оси. То није случај са синусоидом. Одатле се закључује да ће временско одлагање да буде или веће или мање од прорачунатог, зависи од нагиба синусоиде у односу на нагиб троугластог носиоца у посматраном интервалу. Да ли ће ово да прави значајну грешку, притом утиче на излазне величине инвертора? Неће. Комутациона учестаност је спрам

учестаности синусоиде велика. Синусоида пресеца суседне две праве троугластог носиоца, а да притом врло мало промени своју вредност, дакле мали јој је нагиб на том месту. Закључак је да ће се јављати грешка али да је она неутрицајна у тој мери да се осмишљава другачија контрола транзистора. Грешка је највећа када синусоида пролази кроз нулу јер тада има највећи нагиб.

Начин одређивања времена t_{delay} биће надаље објашњен. Потребно је одредити нагиб троугластог носиоца. С обзиром на то да када он расте иде од $-5V$ до $5V$, што траје $31.25\mu s$ нагиб k троугластог носиоца је:

$$k = \frac{U_{max} - U_{min}}{T_{sw} / 2} = \frac{10V}{31,25\mu s} = 320000 \frac{V}{s}.$$

Ако се жели кашњење од $100ns$ потребно је коефицијент правца k помножити са жељеним временом. Притом се добија напон:

$$U_{delay} = kt_{delay} = 32mV$$

С обзиром на то да се у функцији АВМ елемента поставља дупло мања вредност од жељеног кашњења, оне ће изгледати:

$$IF(V(A1)) - V(A2) > 16m, 1, 0,$$

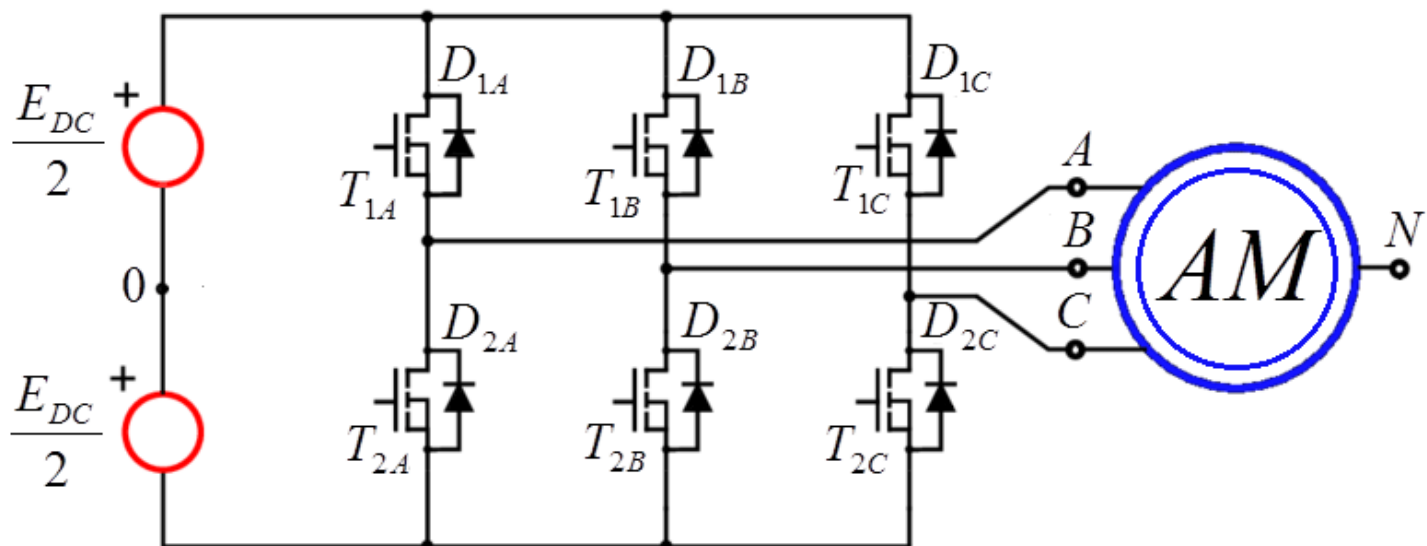
$$IF(V(A1)) - V(A2) < -16m, 1, 0.$$

Исто извођење се могло одрадити и за силазну ивицу троугластог носиоца, само што је код њега нагиб супротног знака у односу на узлазну ивицу. Али пошто је симетрично, довољно је само овако прорачунати вредности услова.

Из техничких карактеристика компоненти ће се извући податак о томе колико је потребно обезбедити времена у коме неће водити ни један транзистор.

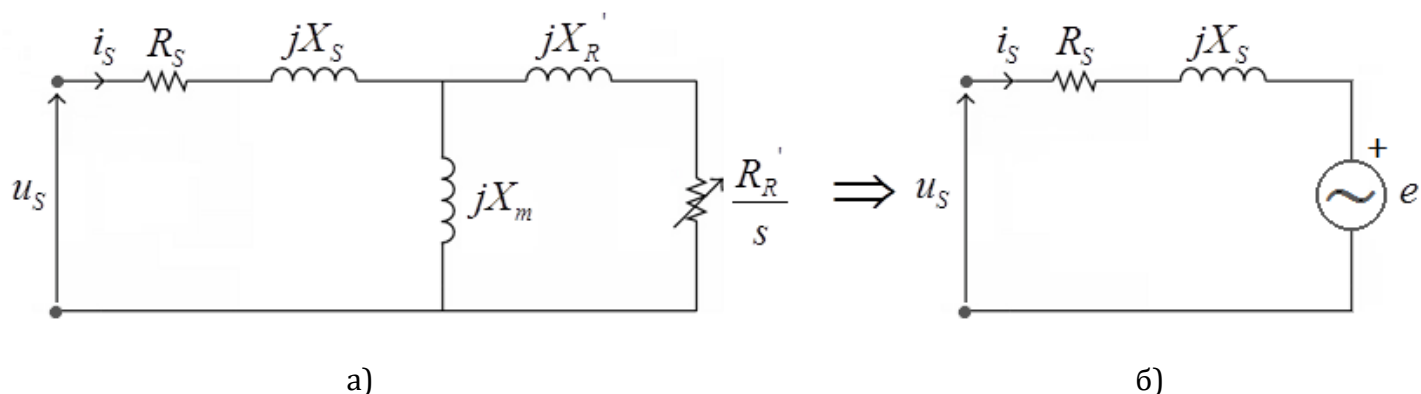
4 Моделовање асинхроног мотора (АМ) за потребе налажења губитака на инвертору

На излазу из инвертора налази се асинхронни мотор (АМ) као што је приказано на слици 4.1:



Слика 4.1 Асинхронни мотор напајан једносмерним напоном обрађеним у инвертору

Имајући у виду да је циљ да се одреде губици на MOSFET транзисторима довољно је да се асинхронни мотор посматра у устаљеном стању. Заменска шема асинхроног мотора за устаљена стања је приказана на слици 4.2:



Слика 4.2 а) Заменска шема асинхроног мотора за устаљена стања

б) Заменска шема асинхроног мотора са индукованом електромоторном силом

(u_S – напон статора, i_S – струја статора, R_S – статорска отпорност, jX_S – статорска реактанса

расипања, jX_m – реактанса магнећења, jX_r' – роторска реактанса расипања сведена на статор, R_r' – роторска отпорност сведена на статор, s – клизање, e – индукквоана ЕМС)

Полазак асинхроног мотора је проблематичан у виду губитака. Полазне струје асинхроног мотора су велике, десетак пута веће од номиналне струје. Да ли је оправдано не посматрати полазак мотора? Јесте. Свакако је боље да се и то узме у обзир али у овом раду се то неће радити јер постоје алгоритми којима се управљају транзистори у инвертору тако да не дозволе да полазна струја пређе номиналну вредност (или 20% већу нпр). Такав алгоритам је алгоритам „меког“ старта (Soft start algorithm). Прелази се на одређивање параметара из заменске шеме.

4.1 Одређивање параметара асинхроног мотора за сврху симулације

Потребно је одредити параметре тако да је излазна снага из трофазног транзисторског инвертора једнака $1500W$. За то ће бити потребно увести неколико претпоставки:

- Асинхронни мотор ради у номиналном режиму рада.
- При таквом режиму рада сматра се да је роторска отпорност бесконачна, јер се сматра да је клизање јако мало. На слици 4.2б се може видети заменска шема са овом претпоставком. Овим се прави грешка у моделовању. Међутим, за сврхе рачунања губитака на инвертору то се може одрадити.
- Фактор снаге ($\cos\varphi$) једнак је $0,95$.
- Клизање (s) је 5% (иако ово не делује као веома мало клизање, што је раније речено).
- Индукована електромоторна сила (ЕМС) ће бити 95% од напона статора.

Уз претпоставке које су наведене потребно је одредити амплитуде и ефективне вредности напона и струја асинхроног мотор, индуковану ЕМС као и еквивалентну отпорност и паразитну индуктивност намотаја тако да његова снага буде $1500W$.

Полази се од амплитуде фазног напона. Ако би прекидачи у инвертору били идеални тада би амплитуда напона на излазу била једнака $U_f = 12V$ ($E_{DC} = 24V$, напон батерије у једносмерном колу инвертора). Фазна ефективна вредност напона је:

$$U_f^{eff} = \frac{U_f}{\sqrt{2}} = 8,485V$$

Из податка о снази мотора може се добити фазна ефективна вредност струје, а из ње и амплитуда:

$$I_f^{eff} = \frac{P}{3U_f^{eff} \cos\varphi} = 62,03A \quad \rightarrow \quad I_f = I_f^{eff} \sqrt{2} = 87,72A$$

Претпоставка је да је индукована електромоторна сила 95% од напона статора. Следи:

$$E_m^{eff} = 0,95U_f^{eff} = 8,06V \quad \rightarrow \quad E_m = 0,95U_f = 11.4V$$

Потребно је одредити и еквивалентну отпорност и паразитну индуктивност намотаја. Импеданса се рачуна као:

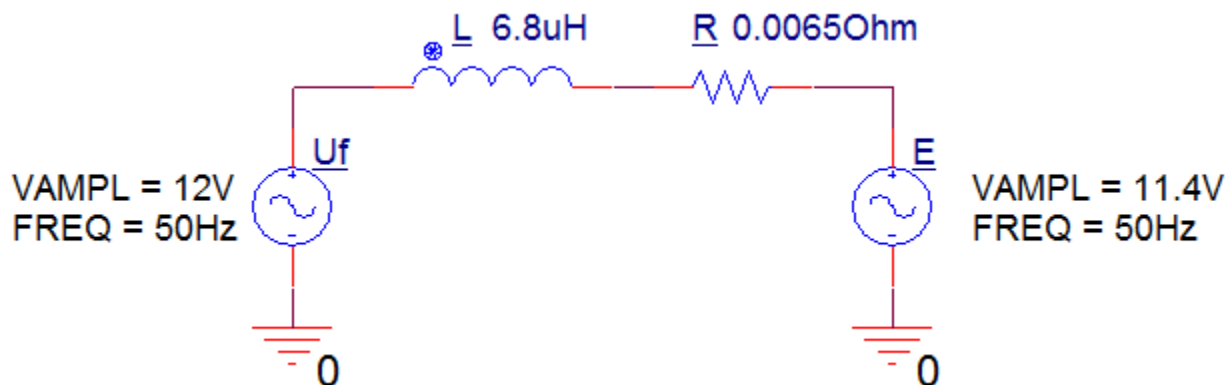
$$Z = \frac{U_f^{eff} - E_m^{eff}}{I_f^{eff}} = 0,00684\Omega$$

Одавде се уз помоћ фактора снаге лако налазе отпорност и паразитна индуктивност намотаја.

$$R = Z \cos \varphi = 0,0065\Omega, \quad L = \frac{X}{\omega_s} = \frac{Z \sin \varphi}{2\pi f} = \frac{Z \sqrt{1 - \cos^2 \varphi}}{2\pi f} = 6,8\mu H, \quad f = 50Hz$$

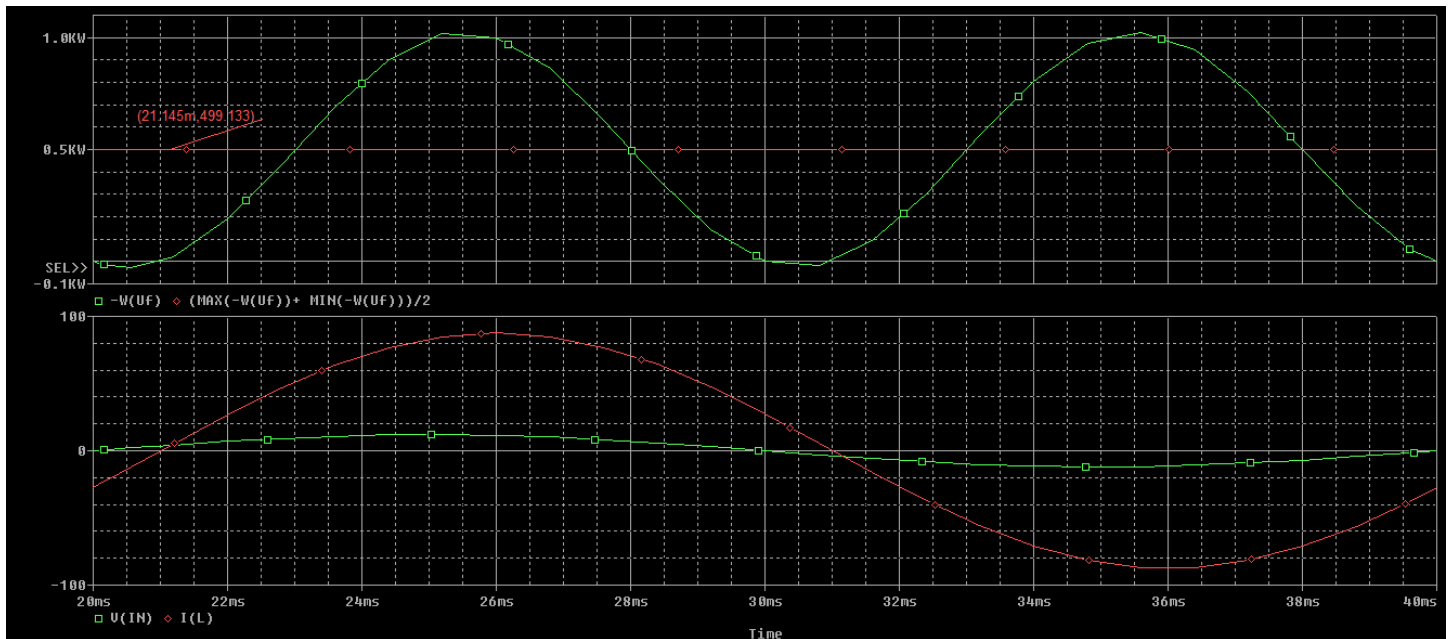
Изведени су сви неопходни параметри за прављење модела асинхроног мотора у Pspice-у. Провериће се исправност прорачуна симулацијом.

На слици 4.3 се може видети како изгледа шема.



Слика 4.3 Замена шема АМ имплементирана у PSpice

Даље се могу видети таласни облици напона и струје као и начин рачунања снаге асинхроног мотора (збир максималне тренутне вредности снаге и минималне тренутне вредности снаге се подели са два, добије се црвена линија на горњем графикау. Њена вредност је 499,133W. Није 500W, што се очекивало, због заокруживања).



Слика 4.4 Снага (горе) и таласни облици напона и струје (доле) AM

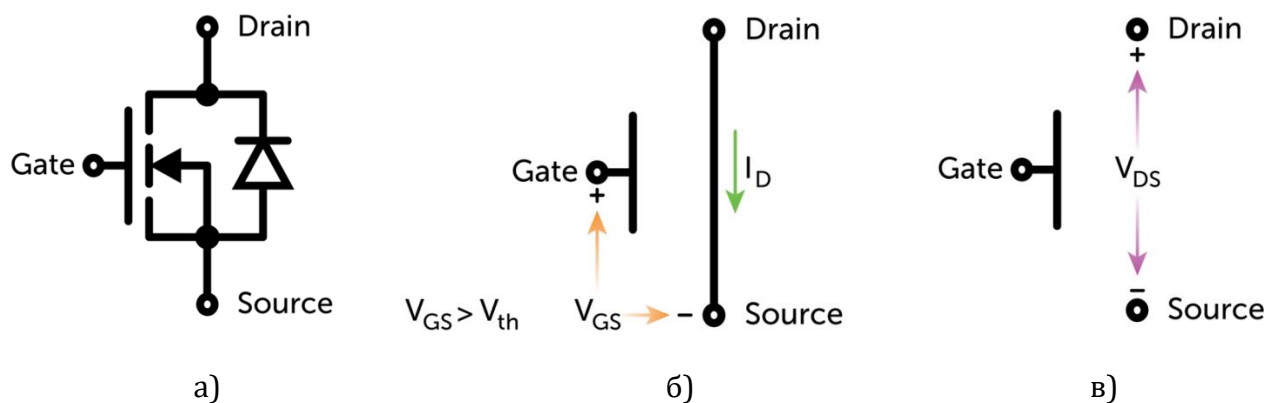
Дакле, параметри су добро прорачунати, заменска шема је добра, чиме се завршава са моделовањем асинхроног мотора.

Проблем који се јавља у оваквом начину моделовања је што у реалном инвертору долази до пада напона на транзисторима. У том случају ће се параметри модификовати према одговарајућем напону на излазу из инвертора, који ће бити рачунат при симулацијама са реалним транзисторима. Употребом софтверског алата Matlab ће се рачунати нове вредности параметара. Matlab кôд којим ће се то одрађивати налази се у прилогу, на крају.

5 MOSFET транзистор

5.1 Принцип рада

MOSFET транзистори су транзистори са ефектом поља (FET, Field Effect Transistor). Њихова структура садржи метал, оксид и полупроводник (MOS, Metal Oxide Semiconductor) те отуда потиче њихов пун назив. Надаље ће врло упрошћено бити објашњен рад MOSFET транзистора, а касније и начин на који се рачунају губици на њима. MOSFET има три извода, Gate, Drain и Source. Довођењем напона на Gate се контролише провођење. Могу бити са Н или П каналом. У овом раду ће се користити само Н-канални транзистори. Чешће се користе, могу имати већу учестаност комутација, имају мању отпорност при провођењу итд. Диода у паралели је потребна у случају када је оптерећење индуктивно (или капацитивно). Струја кроз Н-канални MOSFET тече од Drain-а ка Source-у, међутим, при индуктивном оперећењу постоји време када струја треба да тече у супротном смеру. Диода омогућава ток струје у супротном смеру када транзистор проводи. Без диоде се може за напоне између Drain-а и Source-а до 15V. У овом раду ће бити коришћена диода. Символ MOSFET-а са Н каналом и диодом у паралели је приказан на слици 5.1а.



Слика 5.1 а) Символ MOSFET-а са Н каналом и диодом у паралели, б) MOSFET који проводи (прекидач затворен), в) MOSFET који не проводи (отворен прекидач)

Уколико транзистор проводи тада се може сматрати да је он затворен прекидач кроз кога несметано протиче струја I_D , а напон на његовим крајевима је једнак нули ($V_{DS}=0$, напон између Drain-а и Source-а). То се постиже тако што се доводи напон између Gate-а и Source-а, V_{GS} , већи од напона прага (V_{th} – Threshold voltage). Стање када транзистор проводи приказано је на слици 5.1б.

Уколико транзистор не проводи тада се може рећи да је он отворена веза. Тада не протиче струја I_D кроз њега и он блокира напон V_{DS} . Уколико нема напона V_{GS} , тј уколико је он мањи од V_{th} . На слици 5.1в се види ово стање.

Ово је упрошћено теоријско посматрање. Претпоставили смо да је транзистор идеалан прекидач. То у пракси није тако. Када је прекидач затворен постоји неки пад напона на транзистору, има неку отпорност при провођењу, постоји нека струја која тече од Gate-а ка Source-у. Када је прекидач отворен јавља се нека струја цурења кроз транзистор од Drain-а ка Source-у.

5.2 Губици на MOSFET-у

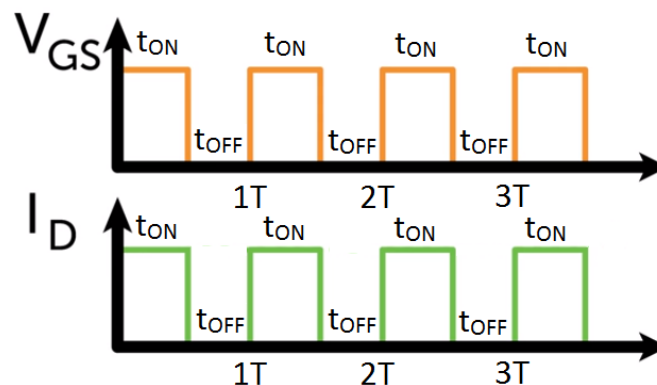
Губици на MOSFET-у деле се на кондукционе и комутационе. У даљим подпоглављима ће се обрадити обе врсте губитака. Биће речи и о губицима када транзистор не проводи.

5.2.1 Кондукциони губици

Када транзистор проводи струја I_D у реалном транзистору пролази кроз отпорност провођења, $R_{DS(on)}$. Снага дисипације кондукционих губитака се може израчунати на једноставан начин:

$$P_{cond} = I_{Def}^2 R_{DS(on)}$$

Потребно је одредити ефективну вредност струје I_D . Служећи се сликом 5.2 наћи ће се ефективна вредност.



Слика 5.2 Напон V_{GS} и струја I_D транзистора (t_{on} – време провођења, t_{off} – време непровођења, T – период комутације)

Ефективна вредност струје I_D се рачуна по следећој формули:

$$I_{D\text{eff}} = \sqrt{\frac{1}{T} \int_T i_D(t)^2 dt}$$

Следи:

$$I_{D\text{eff}} = \sqrt{\frac{1}{T} \int_0^{t_{ON}} I_D^2 dt}$$

$$I_{D\text{eff}} = \sqrt{\frac{1}{T} I_D^2 t_{ON}}$$

Где је:

$$D = \frac{t_{ON}}{T}, \quad T = \frac{1}{f_{sw}}$$

Duty cycle, однос времена провођења транзистора и периоде комутација. Комутациона фреквенција је f_{sw} . Следи:

$$I_{D\text{eff}} = I_D \sqrt{D}$$

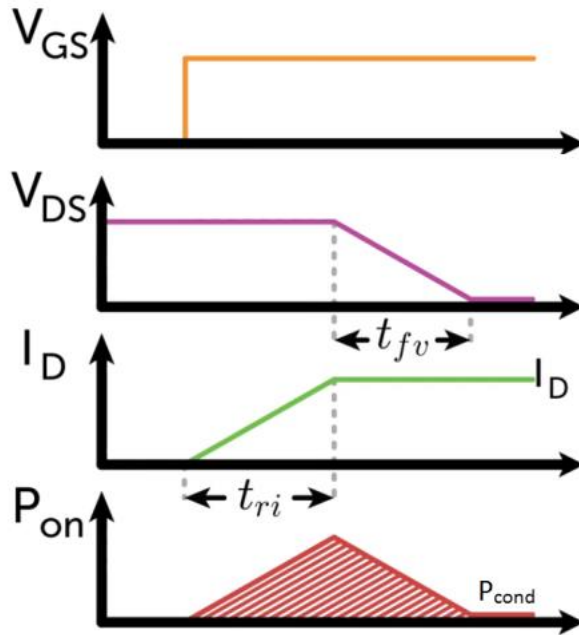
Сада се може написати формула за рачунање снаге кондукционих губитака на транзистору:

$$P_{cond} = I_D^2 R_{DS(on)} D$$

5.2.2 Комутациони губици

Прелази се на комутационе губитке. Сваки пут када се транзистор укључује део енергије се дисипира у процесу укључења. Исто важи и за искључење транзистора. Губици енергије настали приликом укључења и искључења прекидача називају се комутациони губици.

Када транзистор не проводи он блокира напон V_{DS} . Стрја I_D је једнака нули. Када се на Gate транзистора доведе напон V_{GS} струја почиње да расте до вредности I_D што траје неко време t_{ri} , притом и даље постоји напон V_{DS} . Када се успостави струја I_D напон V_{DS} почиње да опада до нуле, а то траје t_{fv} . На слици 5.3 је илустрован овај процес.



Слика 5.3 Почетак провођења транзистора

Осенчена површина на слици 5.3 представља енергију која се дисипира током укључења транзистора. Она се може израчунати на следећи начин:

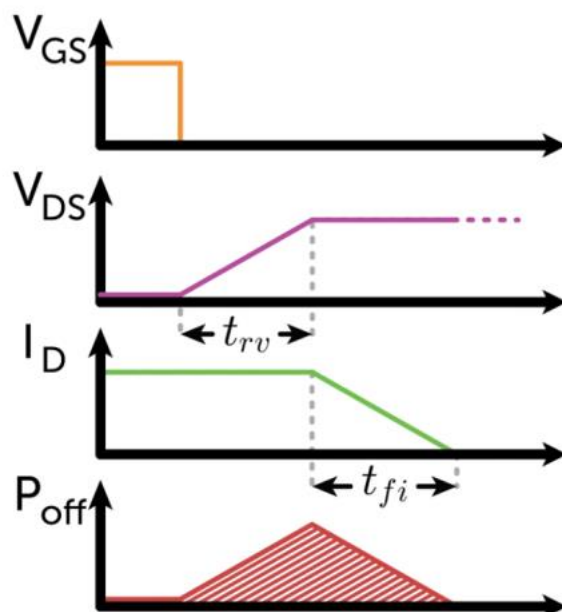
$$E_{ON} = I_D V_{DS} \frac{t_{ri} + t_{fv}}{2}$$

Одавде се снага дисипације при укључењу транзистора рачуна као:

$$P_{sw(ON)} = E_{ON} f_{sw}$$

где је f_{sw} фреквенција комутација.

На сличан начин се одређују губици при искључењу транзистора. Уколико транзистор проводи кроз њега тече струја I_D . Напон V_{DS} је једнак нули. Када V_{GS} опадне (испод V_{th}) напон V_{DS} почиње да расте што траје t_{rv} , док струја I_D и даље тече кроз транзистор. Када напон V_{DS} достигне крајњу вредност струја I_D почиње да опада до нуле што траје t_{fi} .



Слика 5.4 Крај провођења транзистора

Осенчена површина представља енергију која се дисипира током искључења транзистора. Рачуна се као:

$$E_{OFF} = I_D V_{DS} \frac{t_{rv} + t_{fi}}{2}$$

Док је снага:

$$P_{sw(OFF)} = E_{OFF} f_{sw}$$

Укупни губици на MOSFET-у се могу прорачунати као збир кондукционих и комутационих губитака:

$$P_{loss} = P_{cond} + P_{sw(ON)} + P_{sw(OFF)}$$

5.2.3 Губици када транзистор не проводи

Постоје и губици када транзистор не проводи. Последица су струје цурења кроз транзистор и напона који транзистор блокира. Међутим, они су занемарљиво мали спрам горе поменутих губитака. У симулацији ће бити урачунати јер се ради са реалним компонентама.

6 Диода у паралели са MOSFET-ом

Диода се везује у паралелу са MOSFET-ом да би преузимала струју коју транзистор иако је укључен не може да проводи због смера. Символ MOSFET-а са паралелном диодом је приказан на слици 5.1а.

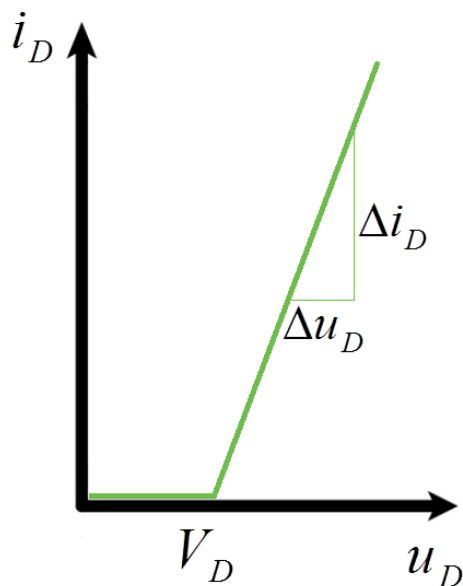
6.1 Губици на диоди

На диоди, као и на транзистору, долази до кондукционих и комутационих губитака.

6.1.1 Кондукциони губици на диоди

Приликом провођења диоде на њој се дешава пад напона, последица тога су кондукциони губици. Посматрајући карактеристику диоде на слици 6.1 (врло упрошћеној карактеристици диоде) уочава се да је напон на диоди једнак:

$$u_D = V_D + r_{dD} i_D, \quad r_{dD} = \frac{\Delta u_D}{\Delta i_D}$$



Слика 6.1 Карактеристика диоде

Енергија губитака на диоди се може израчунати на следећи начин:

$$E_{cond} = \int_{\tau} u_D i_D dt$$

где је τ време за које диода проводи. Ако се претпостави да је струја која тече кроз диоду константна тада се може написати:

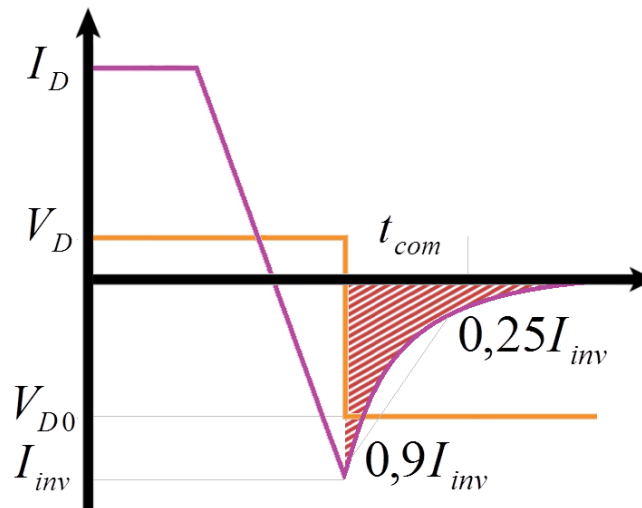
$$E_{cond} = \int_{\tau} V_D I_D dt + \int_{\tau} r_{dD} I_D^2 dt = V_D I_D \tau + r_{dD} I_D^2 \tau.$$

Следи да је снага кондукционих губитака на диоди:

$$P_{cond} = \frac{E_{cond}}{\tau} = V_D I_D + r_{dD} I_D^2$$

6.1.2 Комутациони губици на диоди

У почетном периоду диода је водила, струја је била једнака струји оптерећења, а напон једнак напону вођења. У неком тренутку диода постаје инверзно поларисана. Струја опада по нагиду који је дефинисан напонем и индуктивношћу оптерећења. Опада до максималне негативне вредности инверзе струје, I_{inv} . Негативна струја се јавља јер се мора растеретити наелектрисање у диоди. Након тога струја опада (заправо расте) ка нули, напон је напон инверзне поларизације. На слици 5.6 се могу уочити (врло упрошћено) временски облици напона и струје у диоди при комутацији.



Слика 6.2 Временски облици напона и струје диоде при престанку провођења

Енергија дисипације при комутацији је шрафирана област на графику и рачуна се довољно тачно на следећи начин:

$$E_{com} = \frac{1}{2} V_{D0} I_{inv} t_{com}$$

Снага комутационих губитака је:

$$P_{com} = \frac{E_{com}}{t_{com}} = \frac{1}{2} V_{D0} I_{inv}$$

6.1.3 Губици на диоди када она не проводи

Постоје губици на диоди као последица струје цурења и напона инверзне поларизације када она не проводи. Они су занемарљиви спрам кондукционих и комутационих. Симулација ће их свакако рачунати.

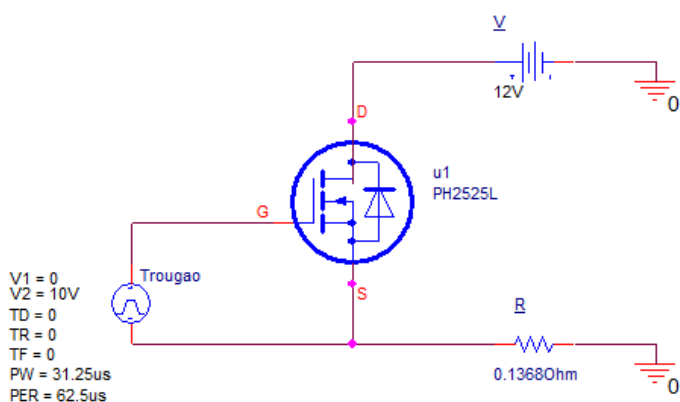
На врло једноставан начин су се суштински објаснили кондукциони и комутациони губици на транзистору и диоди. Потребно је наћи начин за њихово одређивање уз помоћ PSpice-а.

7 Начин одређивања губитака симулацијом у PSpice-у

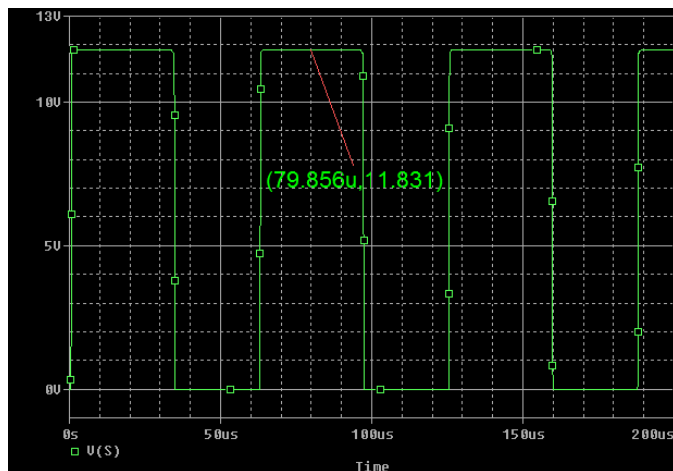
Потребно је видети који се губици и на који начин могу одредити у симулацији. За почетак поставиће се изабрани транзистор (изабран је у поглављу 8) на радну површину. Напон V_{GS} се подешава да иде од 0 до 10V (довољно је висок за потребе симулације, а довољно и низак, у складу са техничком документацијом). Учестаност прекидања се поставља на 16kHz и притом се D (Duty Cycle) поставља на вредност 0,5 и не мења се у времену. Поставиће се позитиван напон на Drain транзистора. Поставиће се отпорник на Source-у вредности:

$$R = \frac{U_f^{eff}}{I_f^{eff}} = 0.1368\Omega$$

у циљу одређивања пада напона на транзистору при струјама приближним амплитуди струје којом се треба напајати асинхрони мотор (изнад 85A). Симулација ће се покренути у трајању од 200μs (ради прегледности). Шема таквог кола и резултат симулације дати су на слици 7.1:



а)

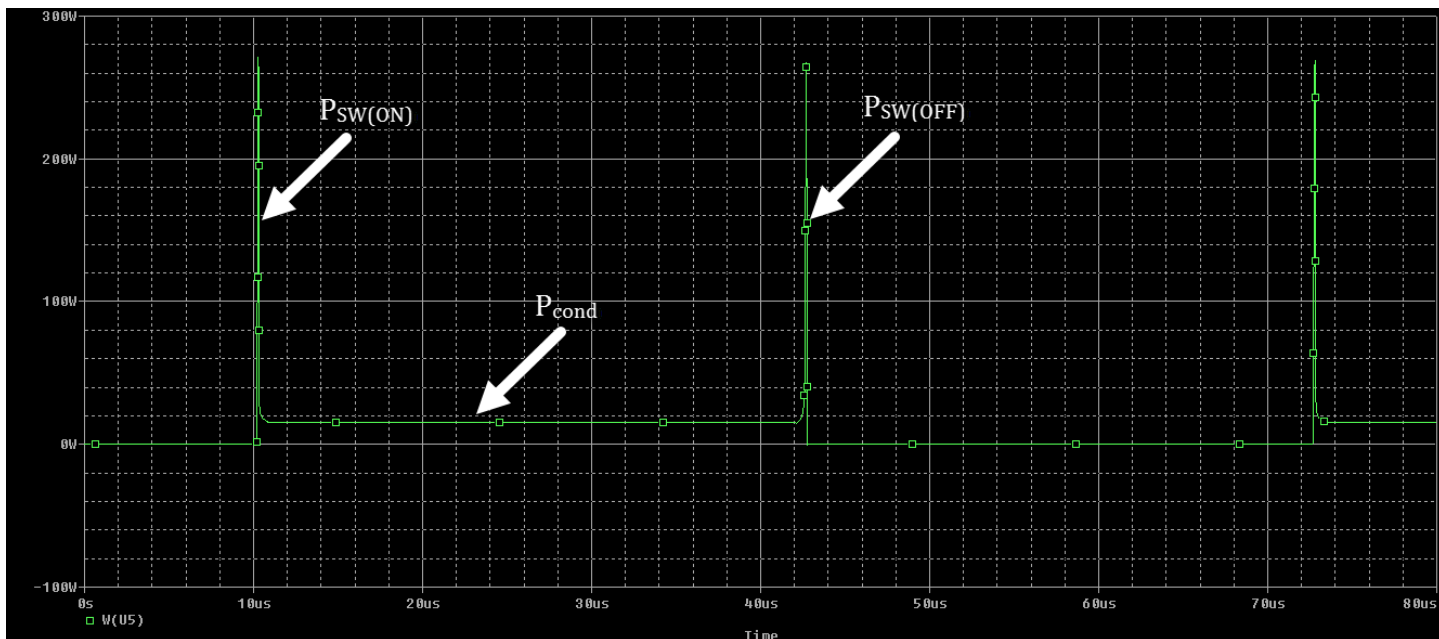


б)

Слика 7.1 а) Шема кола за испитивање губитака на MOSFET-у

б) Резултат симулације, издвојен податак о напону, ради рачунања пада напона на MOSFET-у

Сада се уз помоћ Matlab-а одређују вредности параметара које треба да се унесу у симулацију како би се што прецизније израчунали губици на MOSFET-у (начин на који се то ради у Matlab-у је детаљно објашњен у Прилогу дипломског рада). Добијена вредност отпора се уноси у PSpice шему чиме се добија график на слици 7.2. Притом је снага на сорсу једнака 500W, дакле, напон и струја су колики треба да буду.

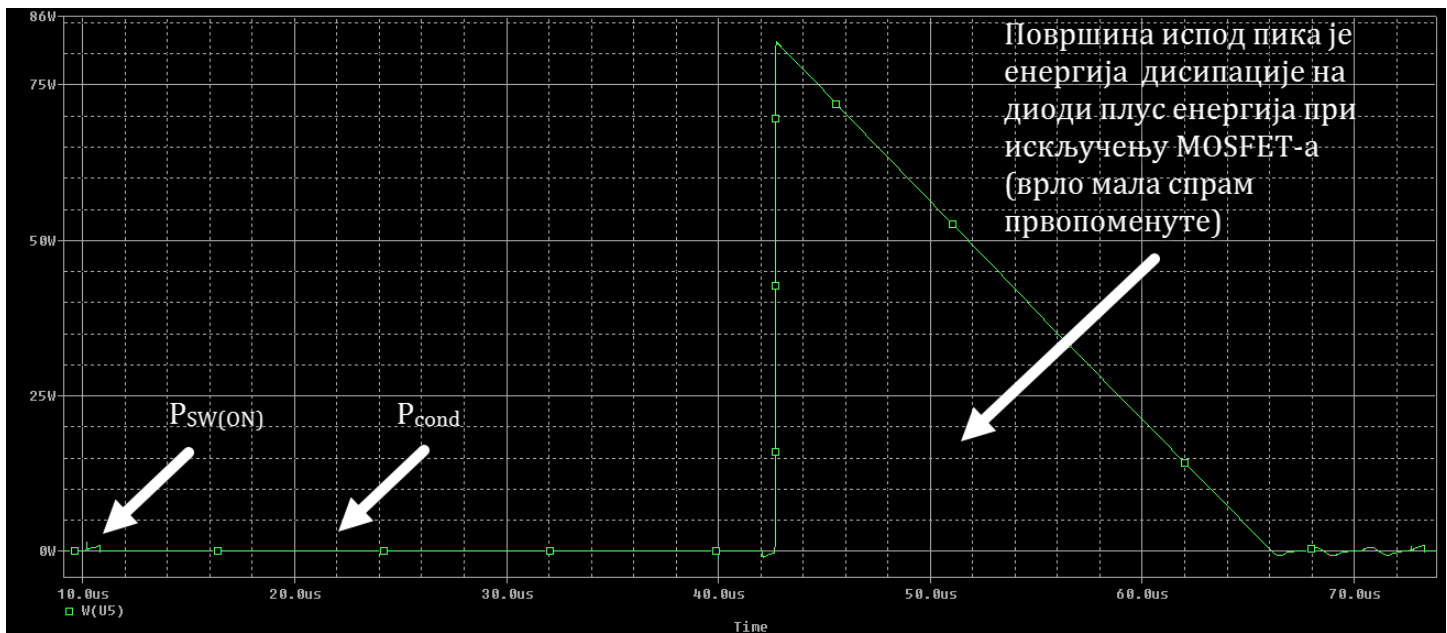


Слика 7.2 Губици на MOSFET-у приликом чисто резистивног оптерећења

У тренутку укључења транзистора види се пик снаге који представља комутационе губитке при укључењу, $P_{SW(ON)}$. Док транзистор проводи снага има неку вредност, није нула, а то су кондукциони губици, P_{cond} . У тренутку искључења транзистора такође постоји пик снаге, то су комутациони губици при искључењу, $P_{SW(OFF)}$. Анализирањем графика на слици долази се до следећих закључка:

Кроз симулацију се могу одредити укупни губици на MOSFET транзистору!

Треба проверити да ли се кроз симулацију рачунају губици и на диоди. То ће се постићи тако што ће се отпорнику на ред додати одговарајућа индуктивност прорачуната у Matlab-у, мења се и вредност отпорника тако да импеданса редне везе буде једнака дефинисаној у Matlab-у. Следећи график, на слици 7.3, показује шта се дешава у том случају.



7.3 Губици на MOSFET-у приликом претежно иднуктивног оптерећења

Енергија акумулисана на калему ће се потрошити на отпорнику R . Али пошто транзистор не проводи, ова струја се затвара кроз диоду, притом се део енергије троши на диоди. При почетку провођења, при провођењу и при престанку провођења диоде, део енергије се дисипира на њој. Та количина енергије је површина испод пика на графику.

Закључак, након симулација спроведених за проверу губитака на MOSFET транзистору и диоди је:

Из симулација је могуће одредити укупне губитке на MOSFET-у и диоди.

То ће се реализовати налажењем средње вредности од апсолутне вредности тренутних губитака ($AVG(ABS(P_{gub}))$), јер тренутни губици у одређеним временским интервалима имају негативан предзнак због супротних знакова напона и струје). Потребно је узети дужи временски интервал симулације да би прорачун успео да конвергира ка што тачнијој вредности. У ту сврху ће се понекад одређивати средња вредност од средње вредности од апсолутне вредности тренутних губитака, $AVG(AVG(ABS(P_{gub})))$.

8 Модел инвертора у PSpice-у и рачунање губитака на њему

Напон једносмерног кола инвертора је $24V$. Није довољно поставити једносмерни извор напона јер софтверски алат очекује да негде у колу постоји уземљење. Да би симулација била тачна извор ће се поделити на два извора од по $12V$, а између њих ће се извући уземљење. У стварности се ово реализује кондензаторима који деле улазни напон који се касније доводи на инвертор.

За почетак треба направити монофазни инвертор. Потребно је одредити струју на излазу из инвертора да би се знало које MOSFET транзисторе треба изабрати за инвертор. Располажемо са следећим подацима: Улазни напон у инвертор $24V$, снага асинхроног мотора $1500W$, али пошто радимо са монофазним инвертором потребна нам је снага од $500W$. Фактор снаге није познат али за сад је корисно узети мању вредност од 1 чиме се иде на страну сигурности при одабиру прекидача. Узима се да је фактор снаге $\cos\varphi=0.95$.

Ефективна вредност напона, у идеалном случају, на излазу из инвертора је:

$$U_f^{eff} = \frac{E}{2\sqrt{2}} = 8,485V, E = 24V$$

Ефективна вредност струје је:

$$I_f^{eff} = \frac{P}{U_f^{eff} \cos\varphi} = 62,03A, P = 500W$$

За одабир MOSFET транзистора потребна нам је амплитуда фазне струје јер је толика максимална фазна струја која ће тећи кроз њих. Амплитуда фазне струје је:

$$I_f = I_f^{eff} \sqrt{2} = 87,72A$$

На основу амплитуда напона и струје бираће се транзистори.

8.1 Избор MOSFET транзистора

Циљ је за почетак наћи транзистор који одговара захтевима поменутих раније, а да притом постоји његов модел у PSpice-у. Претраживањем MOSFET транзистора на сајту Digi-Key Electronics уз следеће критеријуме:

- Н-канални MOSFET транзистори,
- Напон V_{DS} не мањи од $12V$, максимална вредност $50V$ и

- Струја при провођењу, I_D , не мања од $95A$ (што је више од процењене вредности али доћи ће до пада напона на транзисторима што ће резултовати повећањем струје, сигурности ради иде се на већу струју),

долази се до следећег списка транзистора.

1. IRF6620	5. IRL2203NS	9. PH2520U	13. SPD100N03S2L-04	17. SUM110N04-03
2. IRF1104	6. PH3830L	10. PH4025L	14. SPB100N04S2-04	
3. IRF3711	7. PH2925U	11. PH3830L	15. SPP100N03S2-03	
4. IRL2203N	8. PH2525L	12. PH3120L	16. SPI100N03S2I-03	

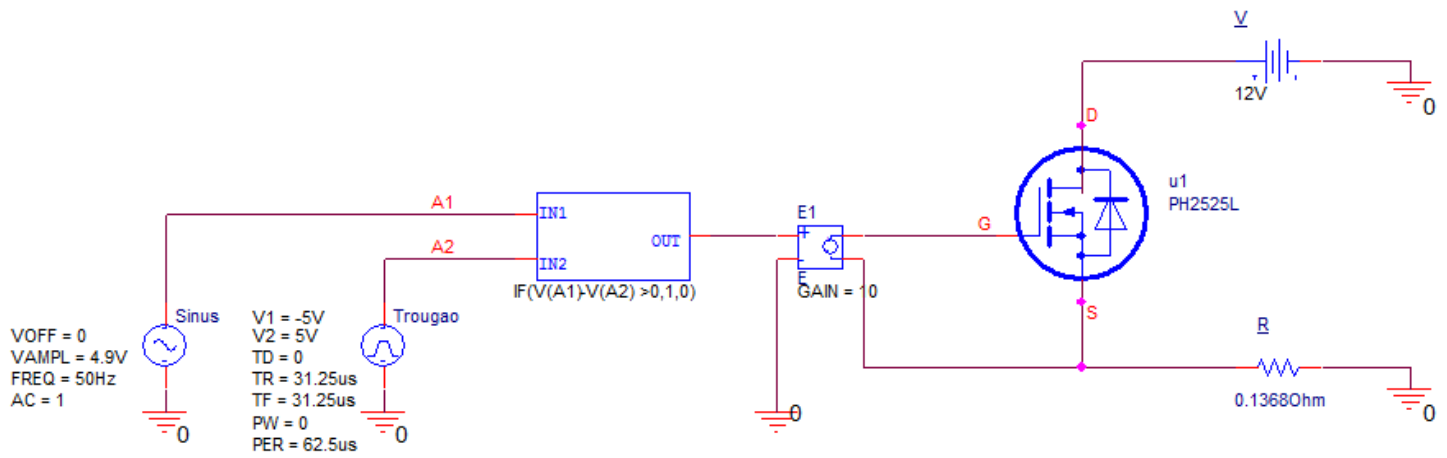
Проучавањем техничких карактеристика (datasheet-ова) ових модела изабран је модел PH2525L јер му је отпорност при провођењу најнижа у групи ових транзистора (при $25^\circ C$ није више од $R_{DS(ON)} = 2.5m\Omega$). Овај транзистор је непогодан за рад на великим температурама али за одређивање начина рачунања губитака је добар. Бољи транзистори и њихови губици биће касије одрађени. Временску паузу коју треба обезбедити између укључења и искључења супротних транзистора рачунамо из datasheet-а. Довољна пауза је неких $230ns$ али се узима $300ns$, сигурности ради. То се одрађује тако што се у услови АВМ елемента уноси поредбена вредност од $48mV$. Надаље ће се вредности рачунати Matlab-ом.

8.2 Губици на MOSFET транзистору у монофазном инвертору

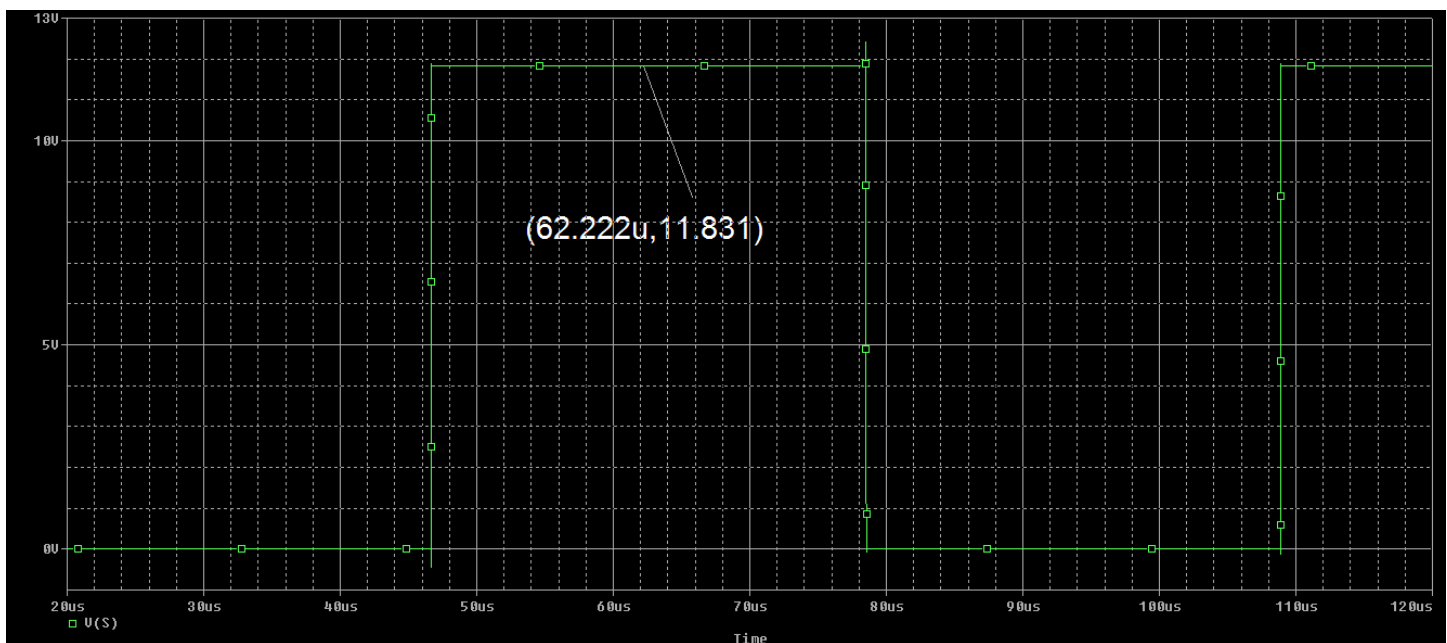
Изабрани транзистор поставља се на радну површину. Напон V_{GS} се подешава да иде од 0 до $10V$. Учестаност прекидања се поставља на $16kHz$ и притом се D (Duty Cycle) мења по синусоидалном закону. Поставиће се позитиван напон на Drain транзистора од $12V$. Поставиће се отпорник на Source-у вредности:

$$R_0 = \frac{U_{0f}^{eff}}{I_{0f}^{eff}} = 0,1368\Omega$$

у циљу одређивања пада напона на транзистору при струјама приближним амплитуди струје којом се треба напајати асинхрони мотор (изнад $85A$). Симулација ће се покренути у трајању од $120\mu s$ (уз кашњење од $20\mu s$ због прегледности). Шема таквог кола и резултат симулације дати су на сликама 8.1 и 8.2:



Слика 8.1 Шема за рачунање пада напона на MOSFET-у у PSpice-у



Слика 8.2 Резултат симулације, пад напона на транзистору од $12 - 11,831 = 0,169V$

Сада се уз помоћ Matlab-а одређују вредности параметара које треба да се унесу у симулацију како би се што прецизније израчунали губици на MOSFET-у. Резултат је следећи:

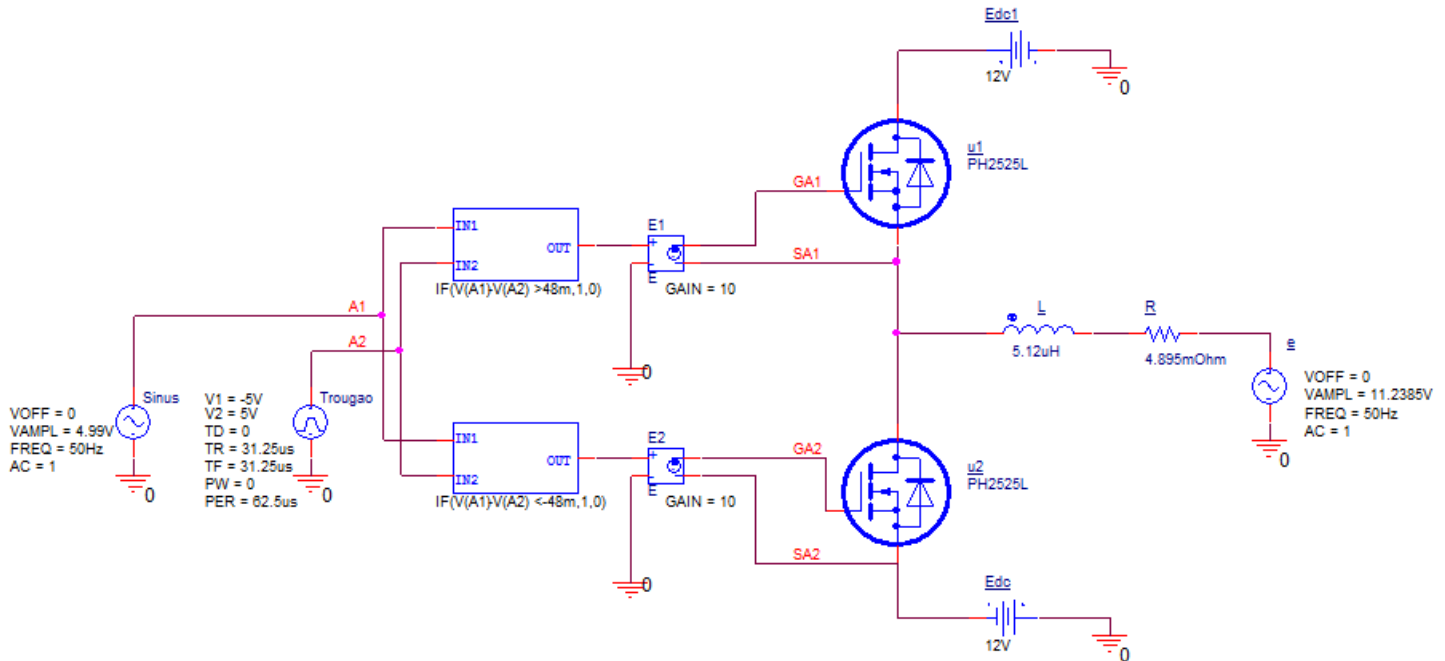
$$R = 4,895m\Omega$$

$$L = 5,12\mu H$$

$$E = 11,2385V$$

Радиће се са моделом монофазног инвертора. За сврху рачунања губитака на MOSFET-у је то и довољно. Касније ће се направити шема трофазног инвертора где ће бити имплементиране три

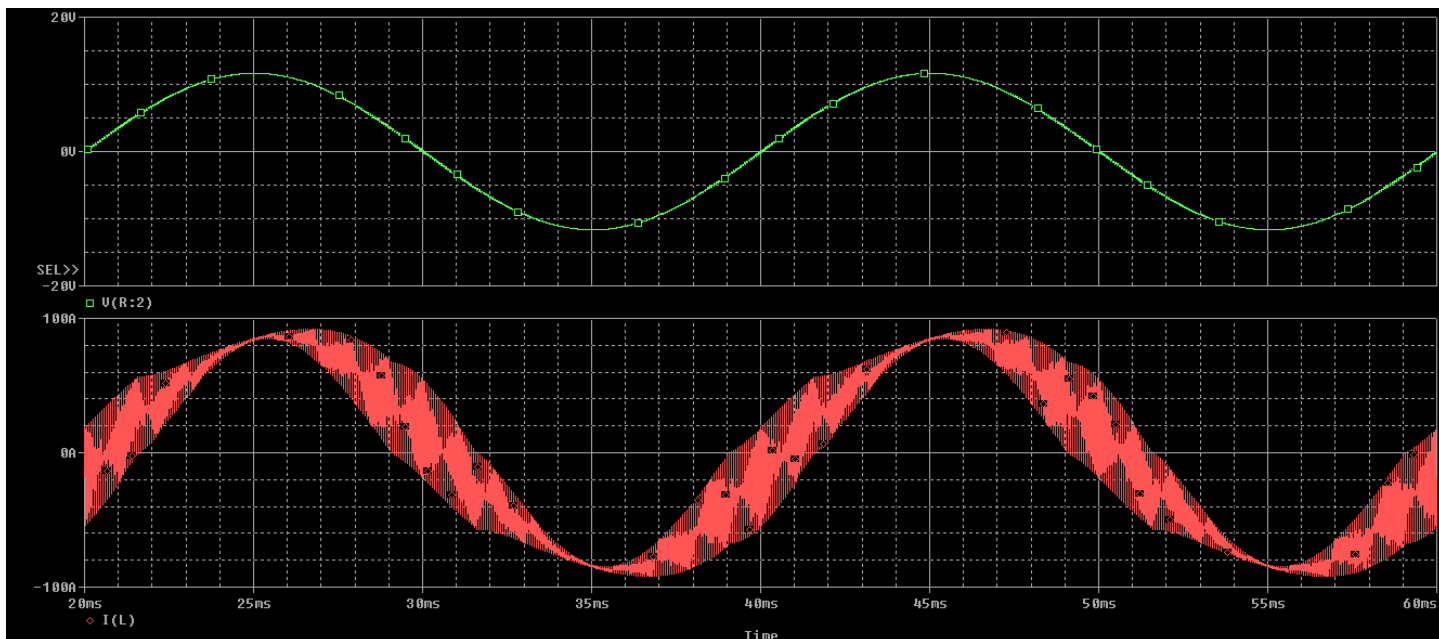
ране монофазног инвертора. Упоредиће се добијени резултати и проверити разлике између губитака трофазног и монофазног инвертора (и за сврху симулација да ли их има на појединачним транзисторима). Шема монофазног инвертора са одабраним транзисторима је приказана на слици 8.3:



Слика 8.3 Шема монофазног инвертора у PSpice-у (лево контрола, у средини транзистори, десно асинхрони мотор)

Из практичних разлога (смањење обима рада) се поступак који је у овом поглављу рађен до сада неће понављати детаљно за касније симулације. Провера исправности параметара и симулација огледаће се кроз графике који су овде приказани на слици 8.4. Дакле, ако су напони и струје на АМ у одговарајућим границама тада је оправдано рачунати губитке на транзисторима.

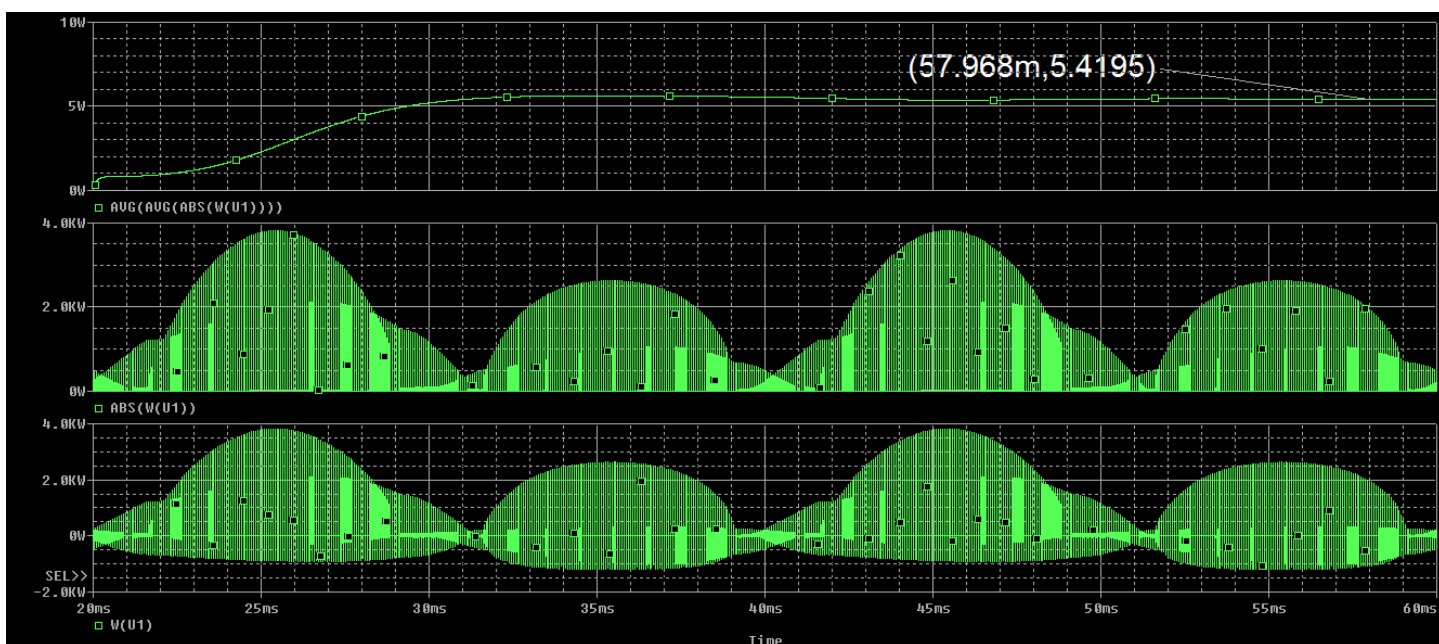
Ради провере исцртани су графици напона и струје на излазу из монофазног инвертора (струја мерена на улазу у L , напон између R и L , не испред L јер му је изглед непрегледан).
Графици:



Слика 8.4 Таласни облици напона (горе) и струје (доле) на АМ

Са графика се уочава исправност модела. Валовитост струје је оправдана јер између асинхроног мотора и инвертора не постоји филтар пропусник ниских учестаности, а паразитна индуктивност мотора у оваквом моделу није довољна да смањи валовитост. Амплитуде напона и струје, које су у овој анализи битне, су у одговарајућим границама.

Потребно је одредити губитке на MOSFET транзисторима. У поглављу 7 је објашњено како се то ради. Губици на једном транзистору су приближно $5,42W$, што се види на слици 8.5:



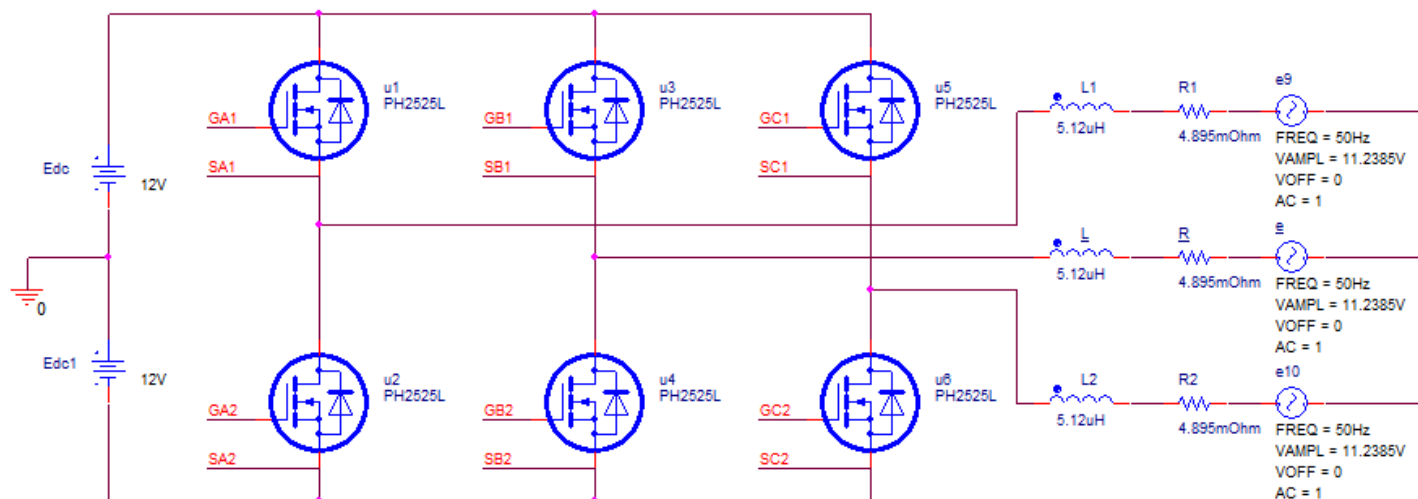
Слика 8.5 Губици на MOSFET-у (горе), $5,4195W$, апсолутна вредност тренутних губитака (у средини) и тренутни губици (доле)

Јављају се огромни пикови снаге јер модел није идеалан. Ти пикови су занемарљиви у односу на средњу вредност губитака која је, као што се види, много мања од врхова пикова.

С обзиром на то да су напони и струје у оба транзистора јендаки, губици у другом транзистору ће бити исти као и у првом. Укупни губици на монофазном инвертору ће бити збир губитака на транзисторима, што је приближно $10,84W$.

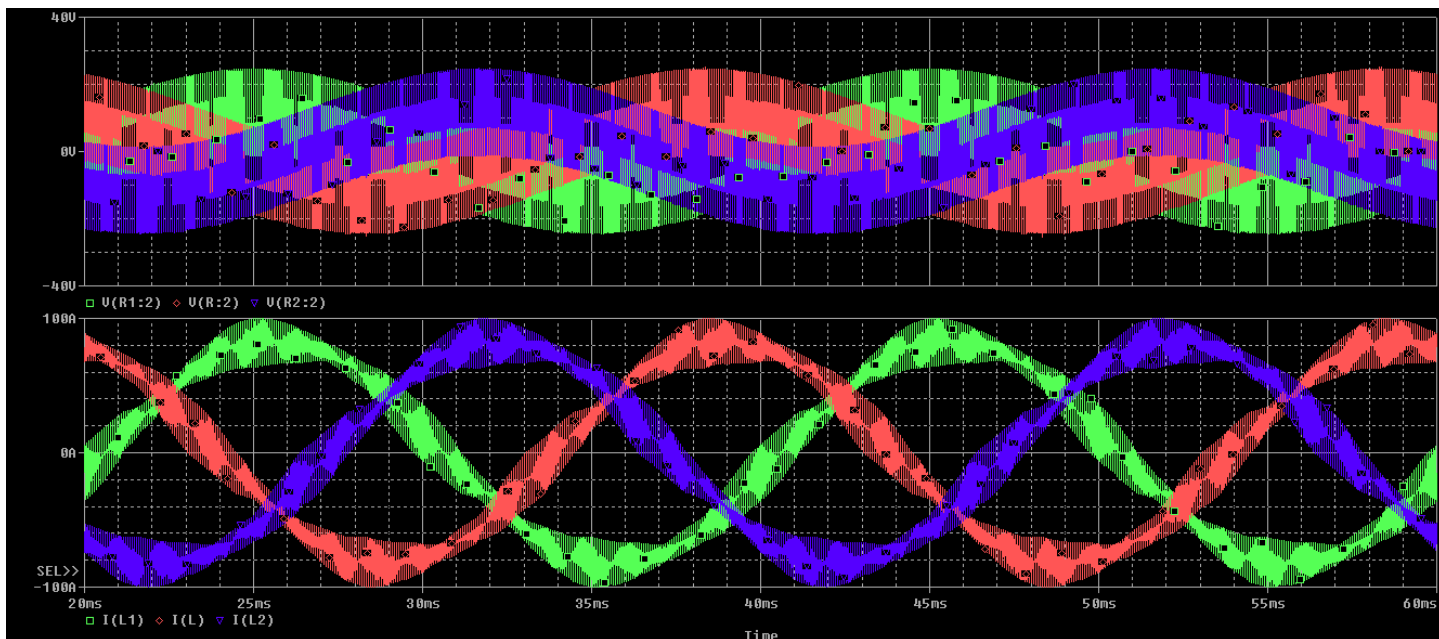
8.3 Губици на MOSFET транзистору у трофазном инвертору

На следећој слици се може видети како изгледа заменска шема трофазног инвертора за потребе симулације у PSpice-у. На страни инвертора на којој су наизменичне величине се налази АМ.



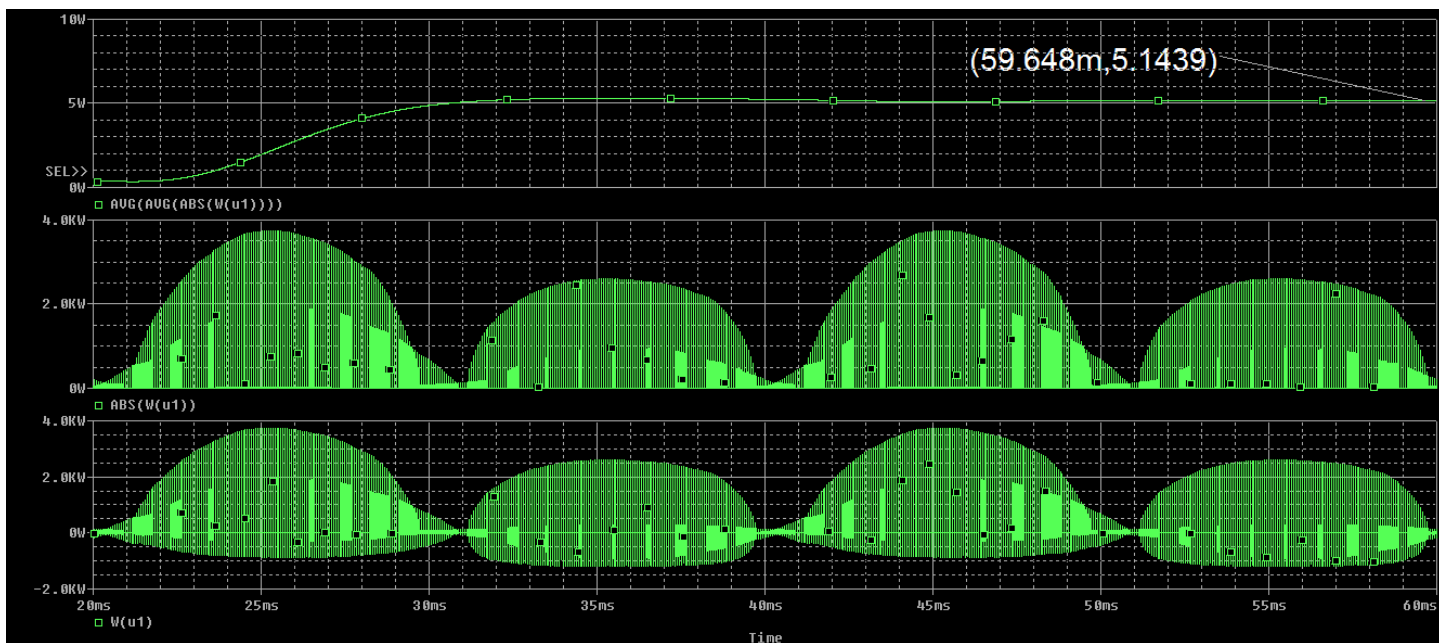
Слика 8.6 Шема трофазног инвертора и асинхроног мотора у PSpice-у

Опет ће, ради провере, на слици 8.7 бити приказани таласни облици напона и струја у све три фазе на асинхроном мотору.



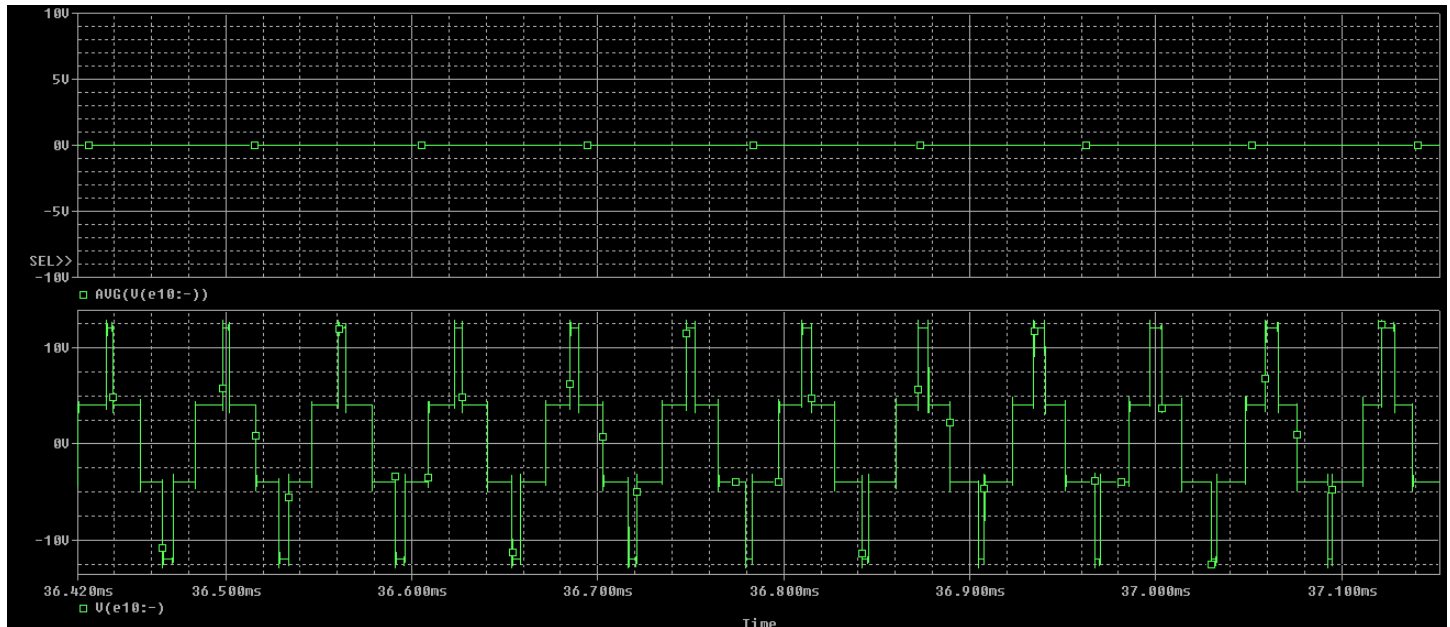
Слика 8.7 Таласни облици три фазна напона (горе) и три фазне струје (доле)

Губици на једном транзистору у шеми на слици 8.6 могу се видети на слици 8.8.



Слика 8.8 Губици на MOSFET-у (горе), $5,1439W$, апсолутна вредност тренутних губитака (у средини) и тренутни губици (доле)

Примећује се да су губици на MOSFET-у у трофазном инвертору нешто мањи него у монофазном. То је вероватно последица велике валовитости напона звездишта AM-а која се јавља на слици 8.7. Валовитост напона се јавља јер не постоји уземљење трофазног намотаја AM у шеми на слици 8.6. Средња вредност напона звездишта AM је нула, али тренутна није (слика 8.9). То је разлог валовитости фазног напона.



Слика 8.9 Напон звездишта AM, средња вредност (горе) је нула, тренутна вредност (доле) није

Снага губитака у трофазном инвертору је једнака шестотструкој вредности губитака на једном MOSFET-у. То за инвертор са транзисторима PH2525L износи око 31W. Губици на MOSFET-у у монофазном инвертору су приближно једнаки губицима у трофазном. Надаље ће се радити са монофазним због брзине симулација и због немогућности конвергирања алгоритма који користи PSpice за рачунање положаја тачака на графику у случају сложеноси шеме (дешавало се на моделима који следе).

Ови губици су прорачунати на температури амбијента од 27°C. Инвертор има хладњак са кога се одводи топлота. Ако се претпостави да је отпор при одвођењу топлоте са хладњака једнак:

$$R_g = 1 \frac{W}{^\circ C}$$

Тада ће температура у устаљеном стању на инвертору бити:

$$\vartheta_{inverter} = \vartheta_{ambijent} + \frac{P_g}{R_g} = 27^\circ C + 32.52^\circ C = 59.52^\circ C$$

Ово је процена, уз доста претпоставки и занемарења. Претпостављен је отпор при одвођењу топлоте, занемарено је повећање губитака на транзисторима услед повећања температуре инвертора...

9 Начин превођења реалног транзистора у PSpice модел

Неопходано је, пре него што се пређе на симулације са транзисторима чије карактеристике одговарају систему са којим се ради у овом раду, превести реалне транзисторе у PSpice модел. Софтверски алат OrCAD PSpice садржи велики број модела имплементираних у верзији на којој се радио овај рад, међутим, модели који су погодни за струје и напоне система на коме се ради нису обухваћени у библиотекама које основна верзија софтвера нуди. Превођење модела се може одрадити на неколико начина:

- Проналажењем модела које је сам произвођач модела направио и њихово имплементирање у Pspice. Ово је најједноставнији начин.
- Рачунање параметара новог модела из техничких карактеристика који би требало да се промене у већ постојећем моделу у PSpice-у (или евентуално направи нови модел). Ово је врло тежак начин.
- Коришћењем PSpice Model Editor-а. У случају да не постоји модел произвођача тада се на основу графика из техничких карактеристика и уз помоћ PSpice Model Editor-а могу, на основу самих кривих са графика, генерисати параметри модела. Врло елегантан начин. У Прилогу овог рада биће укратко објашњен начин превођења новог модела.

У овом раду се тежи ка налажењу већ постојећих модела које је произвођач компоненте направио.

10 Модели MOSFET транзистора и губици на њима

10.1 Одабир модела на којима ће се вршити симулације

Неколико проблема се јавља код модела PH2525L који већ постоји у библиотеци елемената у PSpice-у. При порасту температуре амбијента, заправо саме компоненте, смањује се максимална дозвољена струја која сме да тече кроз њу са $100A$ на $76,7A$. Отпорност при провођењу може бити мања од његове која при температурама око $25^{\circ}C$ иде од $1.8m\Omega$ до $2.5m\Omega$, док изнад $100^{\circ}C$ може ићи и преко $4m\Omega$ (непогодно иако се не очекује температура од $100^{\circ}C$ на инвертору, неких $60^{\circ}C$ максимално). То би извесно повећало губитке на инвертору. Морају се наћи транзистори на тржишту такви да им је отпорност при ровођењу мања, да им се струја не мења драстично при промени температуре, да за њих постоји већ направљен модел, да се уклапају у потребе сисема на коме се ради...

Такође, потребно је наћи перспективна решења. Модел на коме су се рачунали губици, PH2525L, направљен је у TrenchFET (TrenchMOS) технологији. Ово је технологија настала деведесетих година прошлог века. Доживела је експанзију тада али користи се и данас. Главни разлог за то је мала отпорност при провођењу, због мањих кондукционих губитака, док су комутациони губици и даље били проблем. Пре њих су коришћени DMOS транзистори али неће се радити у овом раду (немају перспективу). Транзистори направљени у TrenchFET технологији, за разлику од DMOS транзистора, показали су се одлично у апликацијама где се користе напони до $100V$. Дакле, први транзистор је заправо представник ове технологије, одрађен је у овом раду јер се и даље може користити у пројектовању елемената енергетске електронике. И за једну и за другу технологију израде MOSFET-ова непрободив проблем је био повећање учестаности комутација јер би се губици повећавали.

Следећа генерација ових транзистора која је унела побољшања и вредна је разматрања у овом раду јесу транзистори израђени у NexFET технологији. Представљена први пут крајем прве деценије двадесет и првог века од стране Texas Instruments-а показала је предности у односу на претходне две генерације. Отпорности провођења сличних, углавном мањих, као TrenchFET транзистори али мале капацитивности Gate-а што омогућава брзо успостављање напона, тј. мало кашњење укључења транзистора. Ово у великој мери смањује комутационе губитке. Нарочито је изражена разлика између ове технологије и ранијих за напоне испод $30V$. Дакле, неопходно је изабрати једног преставника ове технологије за систем који се овде разматра.

Детаљним претраживањем транзистора долази се до следећа два модела:

1. CSD17573Q5B
2. NVMTS0D4N04CL

Први модел у потпуности задовољава поставку у овом раду. Направљен је у NexFET технологији која је генерација транзистора базирана на силицијуму код којих се могу остварити веома велике прекидачке учестаности, о којој је раније било речи. У групи сличних транзистора изабран је овај модел пре свега због постојања PSpice модела (било је незнатно бољих у конкуренцији). Други модел превазилази потребе овог рада али је изабран пре свега због веома мале отпорности при провођењу. Његова је особина поседовање једног Н канала.

На слици 10.1 биће приказана поређења параметара ова два транзистра као и транзистора PH2525L. Побројаће се предности и мане сваког од њих.

	PH2525L	CSD17573Q5B	NVMTS0D4N04CL
V_{DS}	25V	30V	40V
I_D	100A	100A	553,8A
$R_{DS(ON)}$	2,5m Ω	0,84 - 1,19m Ω	0,3 - 0,64m Ω
$V_{GS(th)}$	0,8 - 2,6V	1,1 - 1,8V	1 - 2,5V
t_r	92ns	20ns	39,8ns
t_f	37ns	7ns	96,4ns
t_{rr}	50ns	21ns	117ns
Q_g	34,7nC	49 - 64nC	163nC
	а)	б)	в)

Слика 10.1 Поређење важних параметара изабраних модела транзистора (V_{DS} – максимални напон између Drain-а и Source-а, I_D – континуална максимална струја која може да тече кроз транзистор, $R_{DS(ON)}$ – отпорност при провођењу, $V_{GS(th)}$ – напон при коме транзистор почиње да проводи, t_r – време потребно да се транзистор укључи, t_f – време потребно да се транзистор искључи, t_{rr} – време потребно да струја на диоди падне на нулу, Q_g – укупна количина наелектрисања која се гомила на Gate-у транзистора када се исти жели укључити)

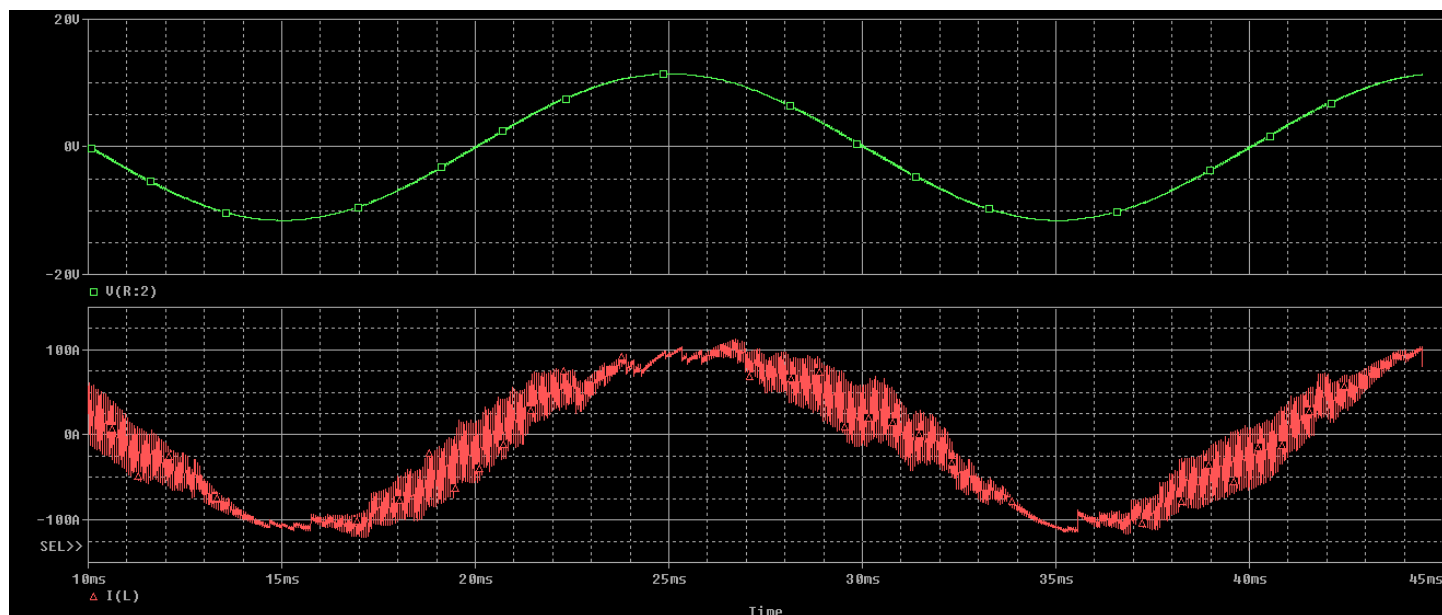
Из приложеног се види да је транзистор под ознаком б) убедљиво најбољих карактеристика за дати систем. Отпорност $R_{DS(ON)}$ му јесте већа од модела под в) али су зато времена кашњења и максимална струја у знатно бољим границама за дату поставку. Такође, бољи је и од модела под а) осим у параметру Q_g . То наелектрисање утиче на то колико брзо ће се успоставити напон на Gate-у којим желимо да управљамо транзистор. Треба одређено време да се паразитне капацитивности између Gate-а и Drain-а као и између Gate-а и Source-а напуне (слика 12.1). Но ово неће битно утицати на губитке јер је транзистору под б) потребно много мање времена да се укључи и искључи. Постоји још много транзистора на тржишту који би се уклопили у систем у овом раду али модели б) и в) су се издвојили као најбољи репрезенти група које заступају, притом је постојао њихов модел за PSpice.

10.2 MOSFET транзистор CSD17573Q5B као део инвертора чији се губици рачунају

Први модел с којим ће се радити је модел CSD17573Q5B. Ићи ће се корацама који су установљени у поглављу 8.2. Да рад не би добијао беспотребно на обиму прећи ће се одмах на рачунање губитака уз помоћ симулације.

Унети модел транзистора се поставља у шеми на слици 8.3 уместо транзистора PH2525L. Симулација ће се радити на монофазном инвертору из два основна разлога: у поглављу 8 се установило да је разлика између губитака на транзистору у монофазном и трофазном инвертору довољно мала да се може сматрати да су вредности једнаке, други разлог је што алгоритам којим PSpice рачуна позицију тачака које треба да се уцртају у графике не успева да конвергира ка решењу у случају трофазног инвертора с обзиром на велики број променљивих са којима ради.

Након одређивања параметара асинхроног мотора тако да се на излазу добија снага од $500W$ и њиховог уношења у шему могуће је покренути поступак рачунања губитака. Као провера и овде се показују графици напона и струје на АМ. То се може видети на слици 10.2.

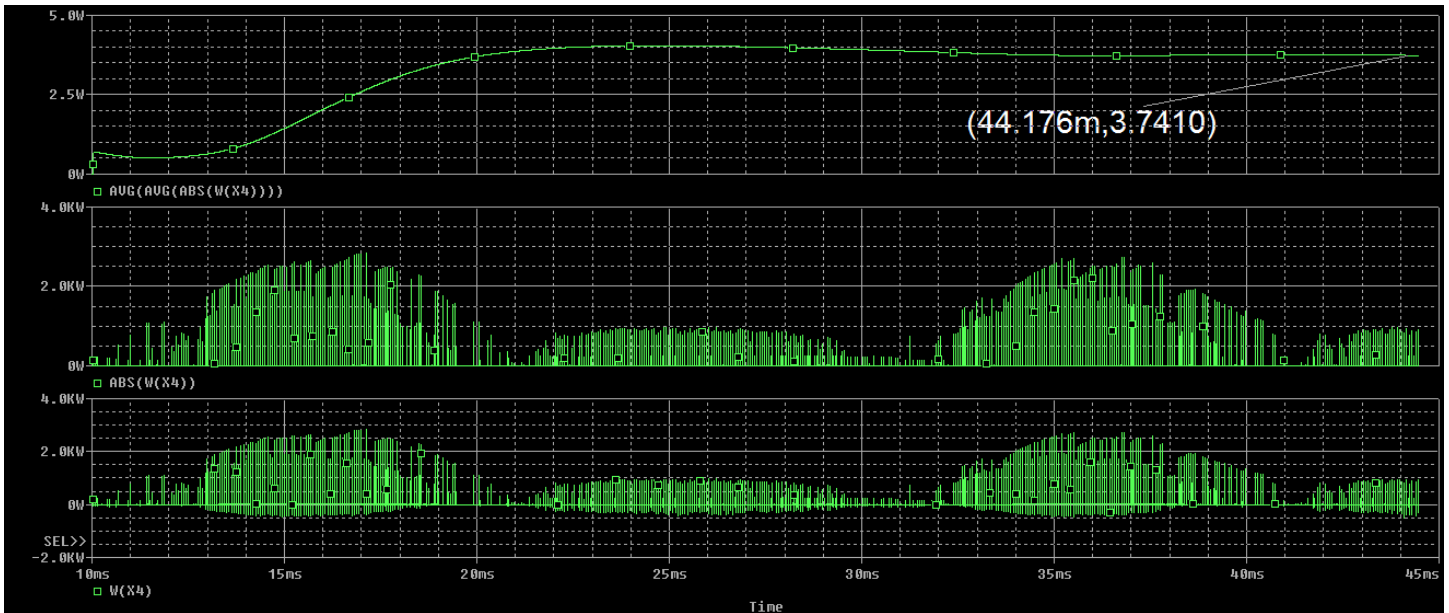


Слика 10.2 Таласни облици напона (горе) и струје (доле) на АМ

На слици 10.2 се уочавају два проблема. Струја има одређене пропаде када долази у зону максимума или минимума. То се дешава зато што се разлика напона који се доводи са инвертора и напона индуковане ЕМС (који је идеални напонски генератор у симулацији) на отпорности намотаја асинхроног мотора мења у времену. Наиме, када проводи горњи транзистор тада тренутна вредност напона при позитивној максималној вредности расте, тада расте и струја.

Након тога, на кратко, проводи доњи транзистор што доводи до приближавања напона који долази на АМ и напона ЕМС што смањује струју. За потребе рачунања губитака на транзистору ово веома мало утиче и због тога се занемарује. Други проблем је што софтвер није успео да исконвергира графике до краја (тачније до $50ms$, а почетак цртања графика је $10ms$, дакле, две периоде). У том случају се средња вредност губитака на MOSFET-у неће усталити на некој вредности. Али и то се занемарује јер се веома добро заравнила средња вредност губитака што се може видети на слици 10.3.

На следећим графицима су показани губици:



Слика 10.3 Тренутни губици (доле), апсолутна вредност тренутних губитака (средина) и средња вредност губитака (горе), $3,741W$, MOSFET транзистора CSD17573Q5B

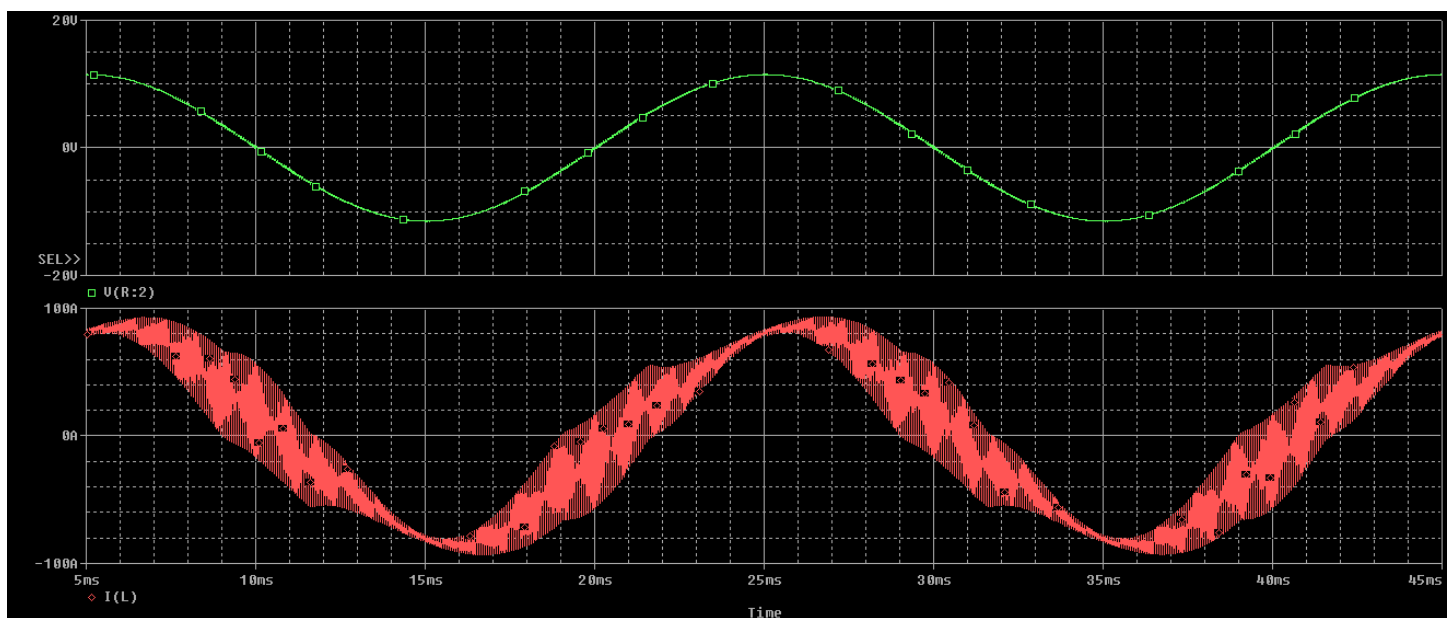
Када се ови губици упореде са губицима транзистора PH2525L уочава се да су овде губици мањи. То је оправдано. На слици 10.1 се може видети да је отпорност при провођењу код модела CSD17573Q5B мања, да су времена укључења и искључења транзистора и време опоравка диоде мањи.

Губици на трофазном инвертору са MOSFET транзисторима CSD17573Q5B би били приближно $22.5W$. Што је тридесетак посто мање од инвертора са PH2525L транзисторима.

10.3 MOSFET транзистор NVMTS0D4N04CL као део инвертора чији се губици рачунају

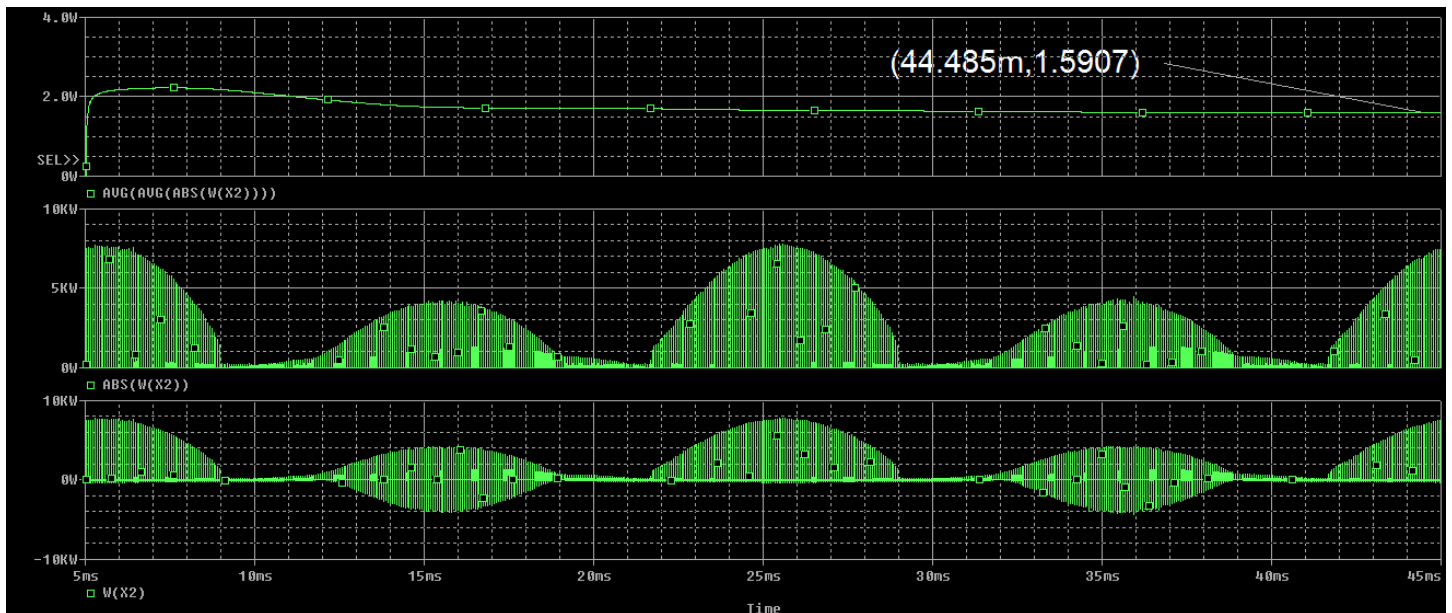
У овом подпоглављу одрадиће се рачунање губитака транзистора NVMTS0D4N04CL. Његове карактеристике превазилазе потребе поставке у овом раду али је изабран због изразито мале отпорности при провођењу.

Када се овај модел убаци у симулацију, прорачунају параметри АМ, прорачуна време кашњења између укључења транзистора, имплементирају израчунати параметри, добијају се графици са слике 10.4.



Слика 10.4 Таласни облици напона (горе) и струје (доле) на АМ

Овде је знатно повољнија ситуација што се тиче изгледа струје на АМ. На следећој слици се могу видети графици са губицима на овом транзистору.



Слика 10.5 Тренутни губици (доле), апсолутна вредност тренутних губитака (средина) и средња вредност губитака (горе), $1,5907W$, MOSFET транзистора NVMTS0D4N04CL

Као што је и очекивано, губици на овом транзистору су мањи од губитака на претходном. Иако су му брзине укључења и искључења и брзина опоравка диоде веће од транзистора CSD17573Q5B. Он је предвиђен за вођење већих струја због тога су губици на њему у овом случају мали.

Мана овог транзистора је што није инжењерски избор у погледу максималних величина које може да трпи. У погледу губитака је одличан. Цена ових транзистора такође треба да буде утицајна у одабиру. Када се упореде цене ова два транзистора увиђа се незанемарљива разлика. Цена модела CSD17573Q5B по комаду је $1,55\$$ док је цена модела NVMTS0D4N04CL $4,14\$$. Дакле, подробном анализом свих својстава би требало да се бирају транзистори за инвертор.

Губици на овом моделу транзистора су приближно $1,6W$. Што за трофазни транзисторски инвертор даје снагу губитака од $9,6W$. За разлику од претходна два приметно мање.

11 SiCFET транзистори

Силицијум карбидни транзистори са ефектом поља (Silicon Carbide Field Effect Transistor) су у великој употреби у енергетској електроници због способности да трпе велике напоне између Drain-а и Source-а, као и велике струје. Користе се при напајању уређаја велике снаге. Такође, користе се у инверторима помоћу којих се величине добијене из обновљивих извора енергије конвертују у симетричан трофазни наизменични систем након чега се прикључују на мрежу.

Тражећи моделе ових транзистора који би могли да одговарају овом раду долази се до закључка да за систем који се овде разматра они нису погодни. У случају напајања асинхроног мотора велике снаге веома извесно је да би се они користили као прекидачи у инвертору. Међутим, у овом систему не, јер су специфични напони и струје (напон низак, струја висока). Из разлога што су предвиђени за рад са великим снагама углавном (истраживањем њихових модела који би могли да се примене овде) имају веће отпорности провођења. Неких $50m\Omega$ (да се осети разлика између њих и MOSFET-ова, касније и GaNFET-ова, може бити и мање и више). Мада губитак снаге је спрам снаге са којима они раде веома мали.

Дакле, с обзиром на то каква је поставка у овом раду неће се детаљно радити SiCFET транзистори.

12 GaNFET транзистори, будућност енергетске електронике

12.1 Кратак осврт на карактеристике GaNFET транзистора и на то зашто су будућност енергетске електронике

Главни кандидат да подигне електронику на виши ниво је управо GaNFET. Особина галијум нитрида да проводи електроне око 1000 пута ефикасније од силицијума га сврстава у ту групу. Притом му је цена производње мања.

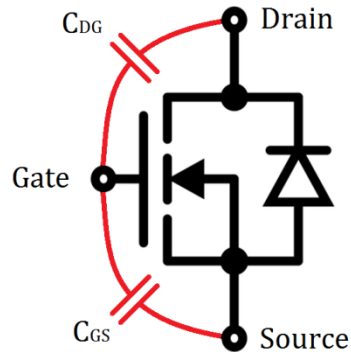
Негативна особина, која је превазиђена, на почетку коришћења била му је што је био нормално затворен транзистор. Рад у оваквом моду назива се Depletion mode (рад у умањеном моду). Дакле, уколико би постојао напон на Drain-у без комадне са Gate-а транзистор би проводио. Да би транзистор престао да проводи неопходно је довести негативан напон. Ово је умањивало стварну предност ових транзистора. Због тога су смишљена два мода, Enhancement mode (побољшани мод) и Cascode (каскадно повезивање MOSFET-а и GaNFET-а да се не би морао доводити негативан напон и да GaN не би био нормално затворен). Enhancement mode је такав да ради једнако као и обичан Mosfet, уз евентуално мањи напон $V_{GS(th)}$. Овим ће галијум нитридни транзистори сигурно преузети примат у областима које обрађује овај рад и систем на коме се у овом раду ради.

Разлози због којих се ови транзистори сматрају будућношћу енергетске електронике су:

- Имају веома мало време укључења и искључења, самим тим им се смањују комутациони губици,
- Могу да раде са веома великим учестаностима прекидања,
- Укупна количина наелектрисања на Gate-у им је мала,
- Имају веома мале отпорности при провођењу самим тим и мање кондукционе губитке,
- Бољи FOM (Figure Of Merit) спрам других транзистора (о овоме ће се детаљније причати у следећем подпоглављу),
- Величина, габарит, им је мали (спрам MOSFET-а са истим перформансама) итд.

12.1.1 Поређење GaNFET и MOSFET транзистора

На слици 12.1 је дат симбол GaN транзистора (што је и симбол MOSFET-а).



Слика 12.1 Симбол GaNFET транзистора (са паразитним капацитивностима C_{DG} и C_{GS})

Први параметар по коме ће се поредити биће FOM о коме је већ било речи. FOM је параметар по коме се иначе пореде транзистори. Уважава и кондукционе и комутационе губитке. Углавном се рачуна као производ отпорности при провођењу, $R_{DS(ON)}$, и напајања Gate-а, Q_g . Q_g има везе са паразитним капацитивностима C_{GS} и C_{DG} које се могу видети на слици 12.1. Када се напон за укључење транзистора доведе на Gate прво се морају напунити поменуте паразитне капацитивности. Исто важи и за искључење транзистора с тим што се капацитивности празне. То уноси додатно кашњење у укључењу и искључењу транзистора.

Упоређивање FOM-а транзистора сличних карактеристика је корисно при бирању транзистора. Не упоређују се транзистори различитих карактеристика јер су им употребе различите те FOM не би био меродаван.

За транзисторе код којих је V_{DS} више од $200V$, FOM код GaN транзистора је грубо 100 пута бољи од FOM-а MOSFET транзистора. Драстична разлика. За мање напоне је све мања разлика. Испод $100V$ FOM је код GaN-а бољи од неколико процената до 80 процената.

Даље, поредећи времена потребна за укључење и искључење транзистора увиђа се да је GaN бржи од MOSFET-а. Посебно при вишим напонима.

Карактеристика напајања Gate-а биће упоређена касније када се буду поредиле компоненте.

Време опоравка диоде им је приближно исто, чак је MOSFET и бољи иначе од GaN-а у овом погледу. Напон потребан да би у MOSFET-у диода провела је око $0,7V$ док код GaN-а може бити и преко $1V$.

Величина GaN-а је мања за исте карактеристике.

12.2 Одабир модела на коме ће се вршити симулација

Претраживањем модела на интернету (DigiKey, Mouser...) који ће да се уклапају у задати систем, а да притом постоји модел за PSpice, долази се до модела GaNFET транзистора:

EPC2024.

Изабран је тако да буде у Enhancement mode-у.

12.2.1 Упоређивање EPC2024 и CSD17573Q5B транзистора

С обзиром на то да су сличних карактеристика одличан су пример за упоређивање. Излистаће се карактеристике једног и другог на слици 12.2 чиме ће се најјасније видети разлике.

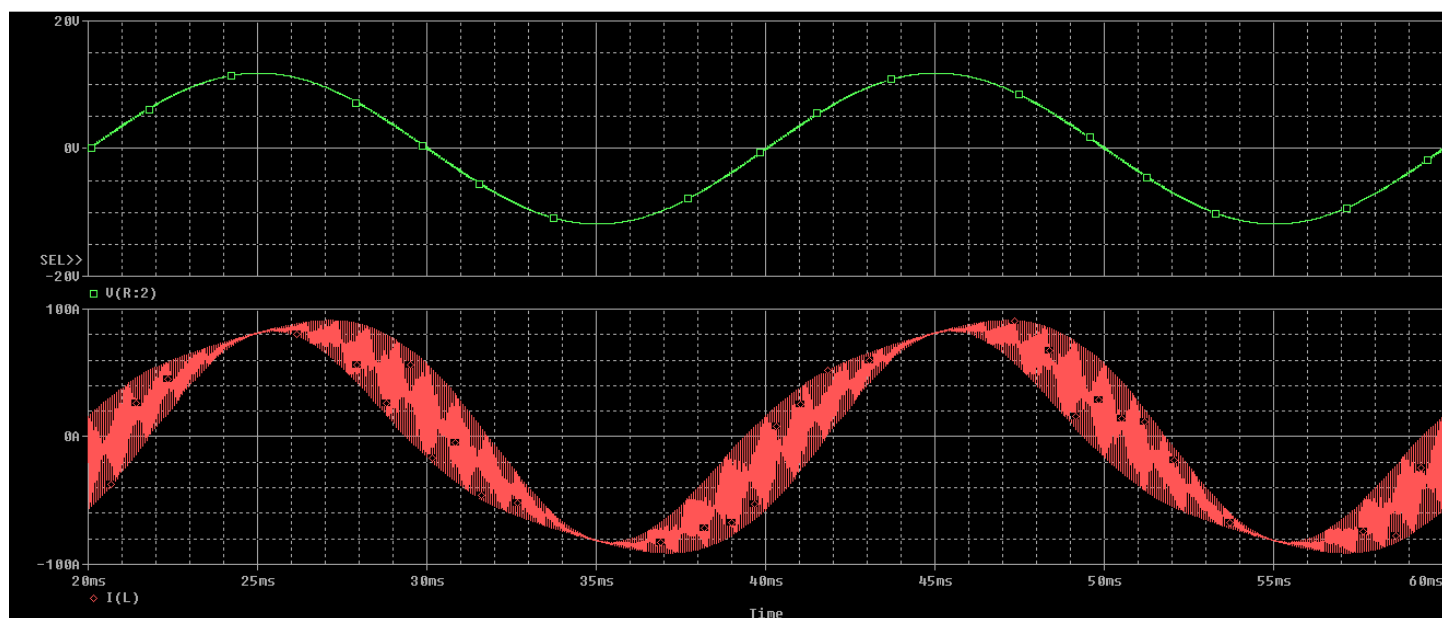
	EPC2024	CSD17573Q5B
V_{DS}	40V	30V
I_D	90A	100A
$R_{DS(ON)}$	1,5m Ω	0,84 – 1,19m Ω
$V_{GS(th)}$	0,8 – 2,5V	1,1 – 1,8V
t_r	20ns	20ns
t_f	25ns	7ns
t_{rr}	/ *	21ns
Q_g	18 – 24nC	49 – 64nC
$FOM = R_{DS(ON)} * Q_g$	27 - 36	41,16 – 76,16
Димензије	6,05mm x 2.3mm	5mm x 6mm

Слика 12.2 Поређење GaNFET и MOSFET транзистора (* не постоји податак)

Чак и при специфичном задатку који се ради у овом раду (мали напони велике струје) показује се да је GaN за нијансу бољи. Нарочито су FOM, димензије и Q_g показао њихову разлику.

12.3 GaNFET транзистор EPC2024 као део инвертора чији се губици рачунају

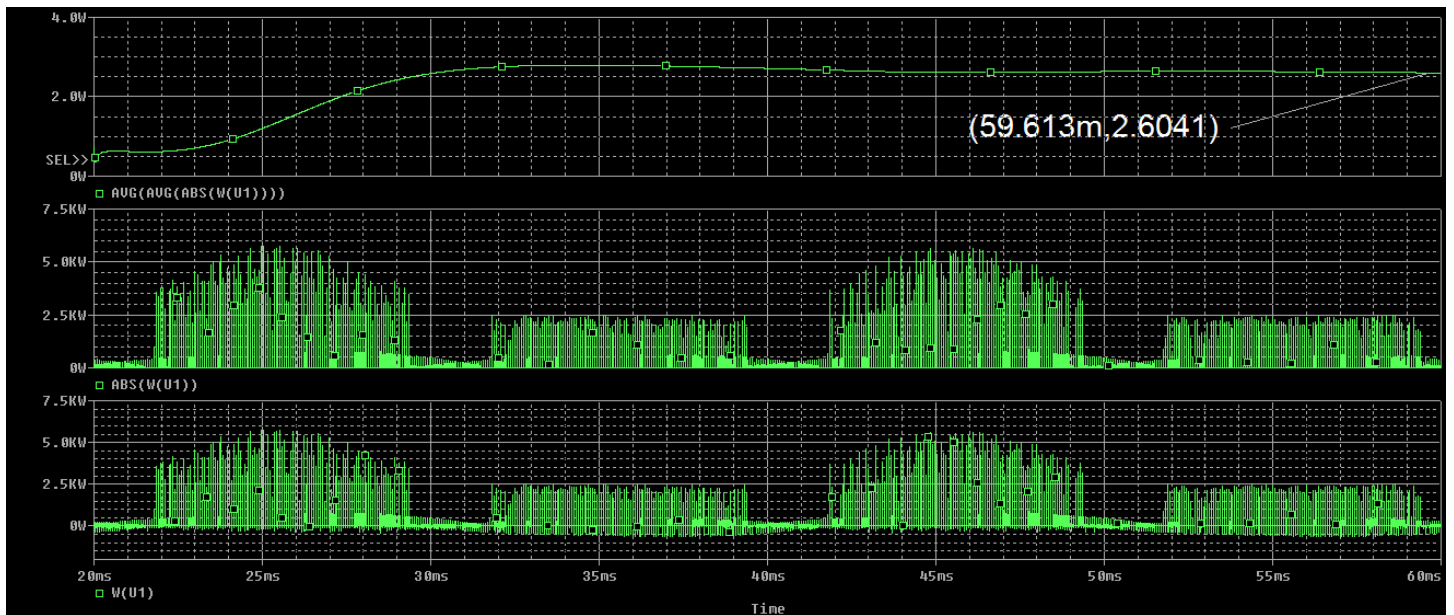
Превођењем модела у PSpice модел, рачунањем потребних параметара за симулацију и њиховим уношењем у шему долази се до графика за напон и струју на АМ који су приказани на слици 12.3.



Слика 12.3 Таласни облици напона (горе) и струје (доле) на АМ

Примећује се разлика у таласним облицима струје између овог и претходна два транзистора. Овај је више гладак јер GaN има веома мало кашњење при укључењу и искључењу.

На следећем графику ће се приказати губици снаге на овом транзистору.



Слика 12.4 Тренутни губици (доле), апсолутна вредност тренутних губитака (средина) и средња вредност губитака (горе), $2,6041W$, GaNFET транзистора EPC2024

Упоредивањем губитака овог транзистора са губицима транзистора CSD17573Q5B, који има приближно исте карактеристике, уочава се да су губици на овом транзистору неких тридесетак процената мањи. Иако је отпорност при провођењу галијум нитридног транзистора већа. Што потврђује тачност раније установљеног начина упоређивања транзистора.

Укупни губици на инвертору са EPC2024 транзисторима су $15,6W$. Ова вредност је за мало већа чак и од модела NVMTS0D4N04CL са којим и није оправдано поредити га.

13 Закључак

У раду је показан начин на који се могу врло прецизно, а притом једноставно, израчунати губици на трофазном инвертору. Инвертор добија једносмерни напон из батерије, а напаја погон са асинхроним мотором. Полазећи од заменске шеме асинхроног мотора за устаљена стања, прављењем контроле за инвертор и бирањем транзистора који одговарају одређеном систему долази се до коначне шеме која се имплементира у софтверски алат PSpice у коме ће се израчунати тражени губици. Детаљан поступак је описан у овом раду.

С обзиром на то да се радило са одређеним величинама (напон батерије, снага АМ, прекидачка учестаност...) дошло се до конкретних резултата за транзисторе чије се карактеристике уклапају у захтеве овог рада. Мењањем тих величина и избором одговарајућих транзистора могу се рачунати губици на инверторима који су део других система коришћењем истог метода.

Анализирањем губитака установило се да су галијум нитридни транзистори (GaN FET) веома перспективни што се тиче коришћења истих у енергетској електроници. Врло је вероватно да ће потиснути MOSFET транзисторе на маргине коришћења у одређеним апликацијама где су се показали као неприкосновени. У овом раду се, такође, показала њихова применљивост, чак и неизоставност, при раду са снагама реда величине киловата.

Даљи кораци овог рада би били имплементирање управљања просторним вектором, рад на већим учестаностима прекидања, евентуално постављање чопера у једносмерно коло инвертора не би ли се тако подигао напон, а спустила струја којом би се напајао АМ, подизање температуре амбијента не би ли се што реалније израчунали губици на транзисторима. Одстрањивање виших хармоника на излазу из инвертора, такође. То би се могло урадити постављањем филтра или неким начином управљања транзисторима у инвертору. Притом да се обезбеди да губици на инвертору буду у задовољавајућим границама. Крајњи резултат овога би било физичко прављење инвертора и његово тестирање у реалним условима.

14 Литература

1. Милош Р. Недељковић, Срђан Л. Срдић „Енергетски претварачи 1 – Основне топологије енергетских претварача“, Универзитет у Београду – Електротехнички факултет, Београд, 2015. године
2. Слободан Н. Вукосавић „Електричне машине“, Универзитет у Београду, Електротехнички факултет, Академска мисао, Београд, 2010. године
3. Вујо Дрндаревић „Елементи електронике – диоде, транзистори и операциони појачавачи“, Електротехнички факултет, Академска мисао, Београд 2014. године
4. Youtube канал „Power Electronics“, The Universiti of British Columbia:
www.youtube.com/channel/UCXUJmu6KeyBgdXnWT9wZrqQ
5. George Lukkas „MOSFET power losses and how they affect power-supply efficiency“, Texas Instruments Incorporated:
https://www.ti.com/lit/an/slyt664/slyt664.pdf?ts=1601472627164&ref_url=https%253A%252F%252Fwww.google.com%252F#:~:text=Power%20loss%20in%20a%20rectifier,diode%20voltage%2C%20which%20is%20zero.
6. Вељко Палија „Дипломски рад: Анализа кондукционих и комутационих губитака у инвертору са IGBT транзисторима“, Београд 2009. године
7. Жељко Јанковић „Дипломски рад: Прорачун губитака снаге у трофазном транзисторском инвертору“, Београд 2009. године
8. Timur DÜZENLİ, Murat AŞKAR „ORCAD/PSPICE Tutorial“, Izmir University of Economics:
<http://homes.ieu.edu.tr/~maskar/ETE100/2010-2011/ORCAD-PSPICE-Tutorial.pdf>
9. John H. Davies „Introduction to OrCAD Capture and PSpice“:
<http://userweb.eng.gla.ac.uk/john.davies/orcad/spiceintro160.pdf>
10. Техничке карактеристике транзистора PH2525L, CSD17573Q5B, NVMTS0D4N04CL и EPC2024, респективно:
<https://assets.nexperia.com/documents/data-sheet/PH2525L.pdf>,
https://www.ti.com/lit/ds/symlink/csd17573q5b.pdf?ts=1601475127353&ref_url=https%253A%252F%252Fwww.google.com%252F,
<https://www.onsemi.com/pub/Collateral/NVMTS0D4N04CL-D.PDF>,
https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2024_datasheet.pdf

11. Cadence „Single Switch Forward Converter“, Cadence Design Systems, Inc.
https://www.pspice.com/sites/default/files/Single-Switch-Forward-Converter-App-Note_Final.pdf
12. Efficient Power Conversion „What is GaN?“,
<https://epc-co.com/epc/GalliumNitride/WhatisGaN.aspx>
13. Jacek Korec, Chris Bull „History of FET technology and the Move to NexFET“, Power stage group, Texas Instruments Incorporated,
www.ti.com/lit/ml/slpa007/slpa007.pdf?ts=1601563023908
14. Steve Taranovich, „Si vs. GaN vs. SiC: Which process and supplier are best for my power design?“,
<https://www.edn.com/si-vs-gan-vs-sic-which-process-and-supplier-are-best-for-my-power-design/>

15 Прилог

У прилогу ће се наћи Matlab кôд уз помоћ кога су се рачунали неопходни параметри за покретање симулације у PSpice-у из које треба да се одреде губици на трофазном инвертору. Такође, биће објашњен начин уношења модела транзистора које је произвођач истих направио за коришћење у PSpice.

Matlab кôд:

```
clc;
clear all;

% Vrednosti sa kojima se radi proračun:
P=1500;
cosPhi=0.95;
f=50;
Uf0=12;

% Sada se određuje efektivna vrednost ovog napona i efektivna vrednost
% fazne struje.
Ufeff=Uf0/sqrt(2);
Ifeff=P/(3*Ufeff*cosPhi);

% Otpornost potrebna za određivanje pada napona na realnom MOSFET-u u
% PSpice-u je Rp=Z0:
Z0=Ufeff/Ifeff;
R0=Z0*cosPhi;
L0=(Z0*sqrt(1-cosPhi*cosPhi))/(2*pi*f);

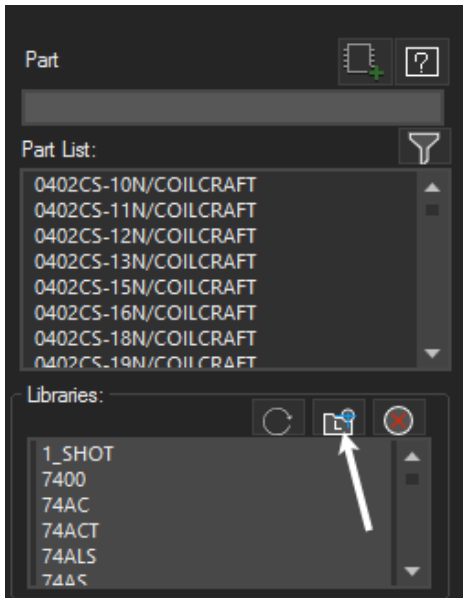
% Vrednost napona koja je očitana iz PSpice-a pri padu napona na realnom
% tranzistoru je:
Ufpad=11.8804;

% Nadalje se može videti postupak računanja parametara L, R i Em:
Ufpadfeff=Ufpad/sqrt(2);
Emeff=0.95*Ufpadfeff;
Em=Emeff*sqrt(2);
Z=(Ufpadfeff-Emeff)/Ifeff;
R=Z*cosPhi;
L=(Z*sqrt(1-cosPhi*cosPhi))/(2*pi*f);

% Nalaženje odgovarajućeg vremena kašnjenja između uključivanja dva
% tranzistora se nadalje radi. Unosi se zbir vremena potrebnog da se
% tranzistor uključi i vremena potrebnog da se isključi. U promenljivu t se
% to unosi:
t=80*10^(-9);
tr=t*1.1;           % Sigurnosti radi povećava se za 10%
x=tr/2;
y=320000*x;

% Konačno, traženi parametri R0, R, L i Amplituda EMS su:
R0
R
L
Em
Y
```

Уношење нових модела транзистора у PSpice:



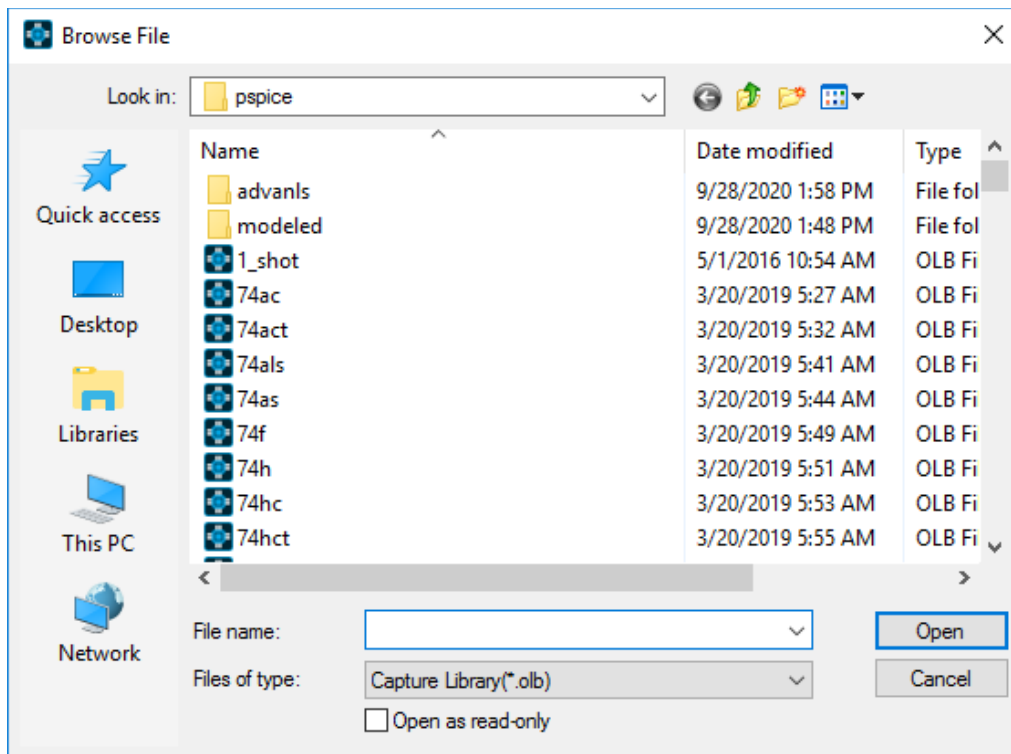
Слика 15.1

Приликом претраге PSpice модела транзистора који нису укључени у библиотеке које већ постоје у софтверском алату, а које је сам произвођач транзистора направио, могу се наћи две различите врсте одрађених модела.

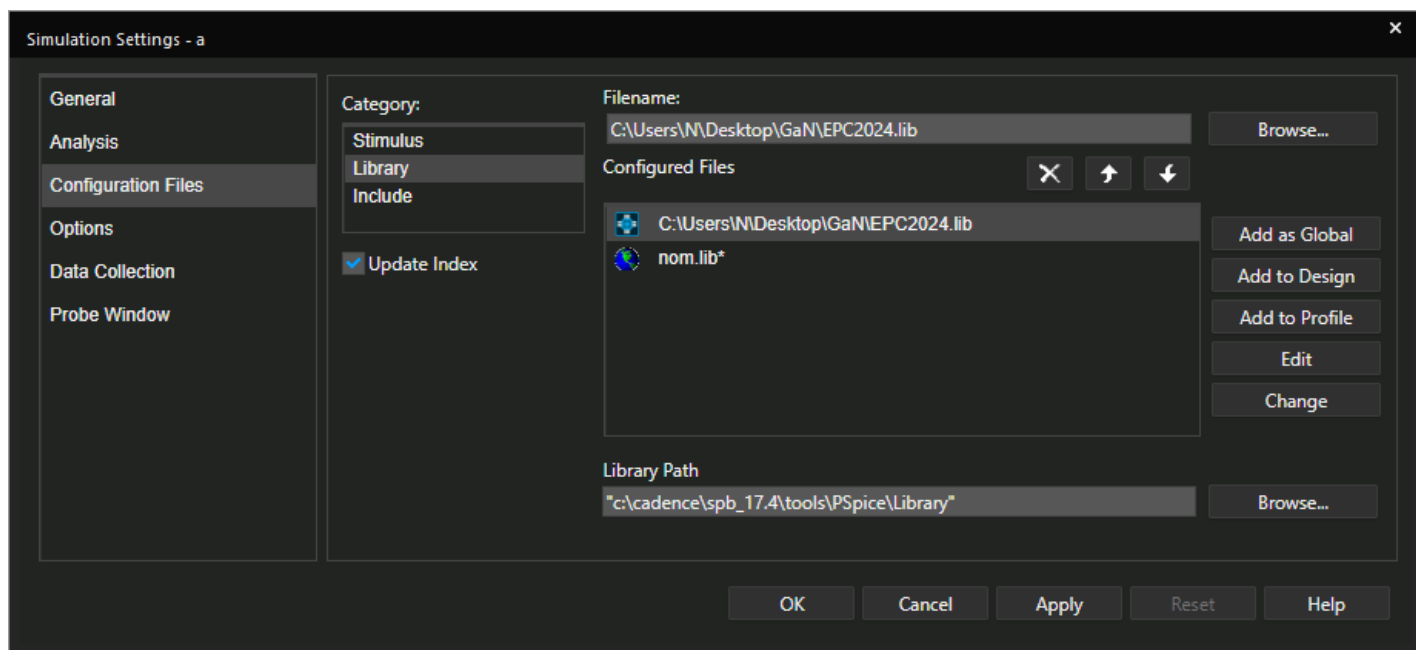
- Прва врста су фајлови типа .lib и .olb,
- Друга врста су фајлови типа .txt у којима се налази subcircuit код модела.

Након преузимања прве врсте (.lib, .olb), у OrCAD Capture прозору треба ићи на картицу Place→Part... Тиме се са десне стране отвара Place Part прозор (слика 15.1). Кликом на Add Library (слика 15.1) се отвара прозор Browse File (слика 15.2). Претраживањем рачунара треба да се нађе преузети .olb фајл. Након што се исти нађе притиска се дугме Open, чиме се уноси библиотека са новим транзистором у PSpice.

Да би симулација радила потребно је ићи на картицу PSpice→Edit Simulation Profile... чиме се отвара прозор Simulation Settings. Бира се картица Configuration Files, па Library, даље се дугметом Browse... претражује рачунар у циљу налажења .lib фајла. Када се исти пронађе, притиском дугмета Add to Design се процес завршава. Крајњи резултат се може видети на слици 15.3. Елемент је спреман за симулацију.

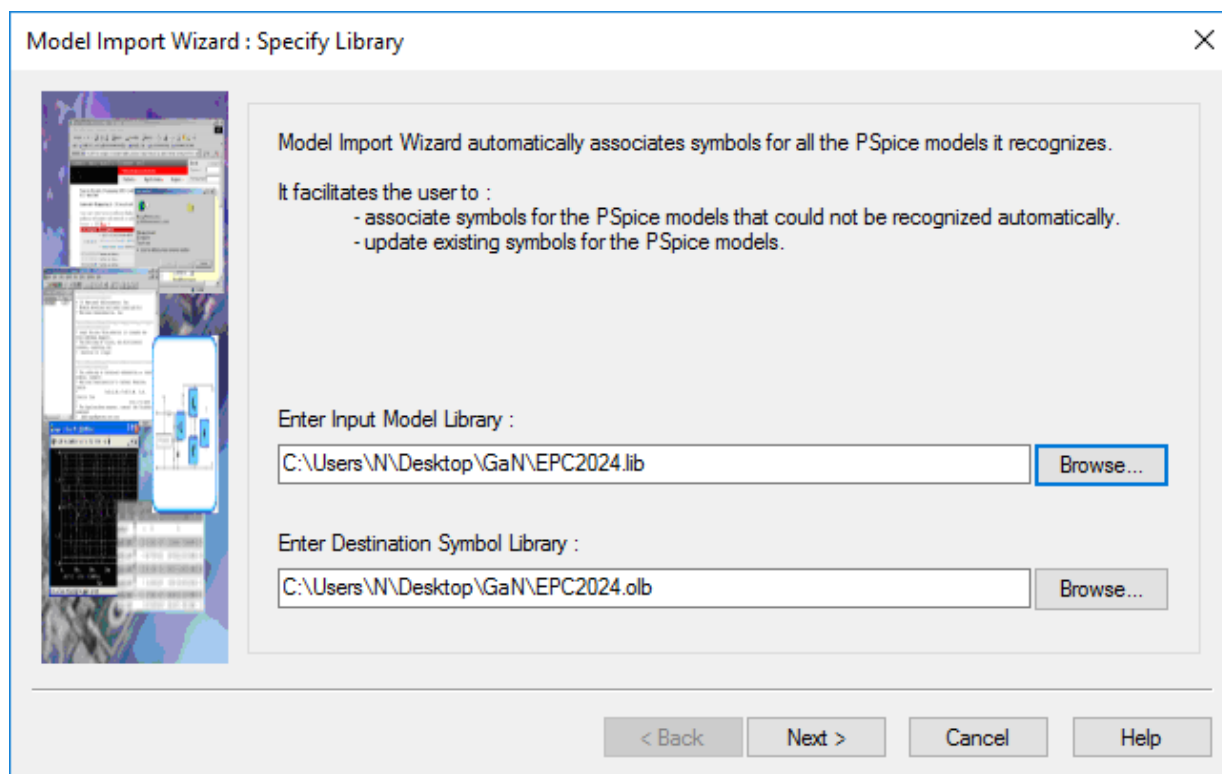


Слика 15.2



Слика 15.3

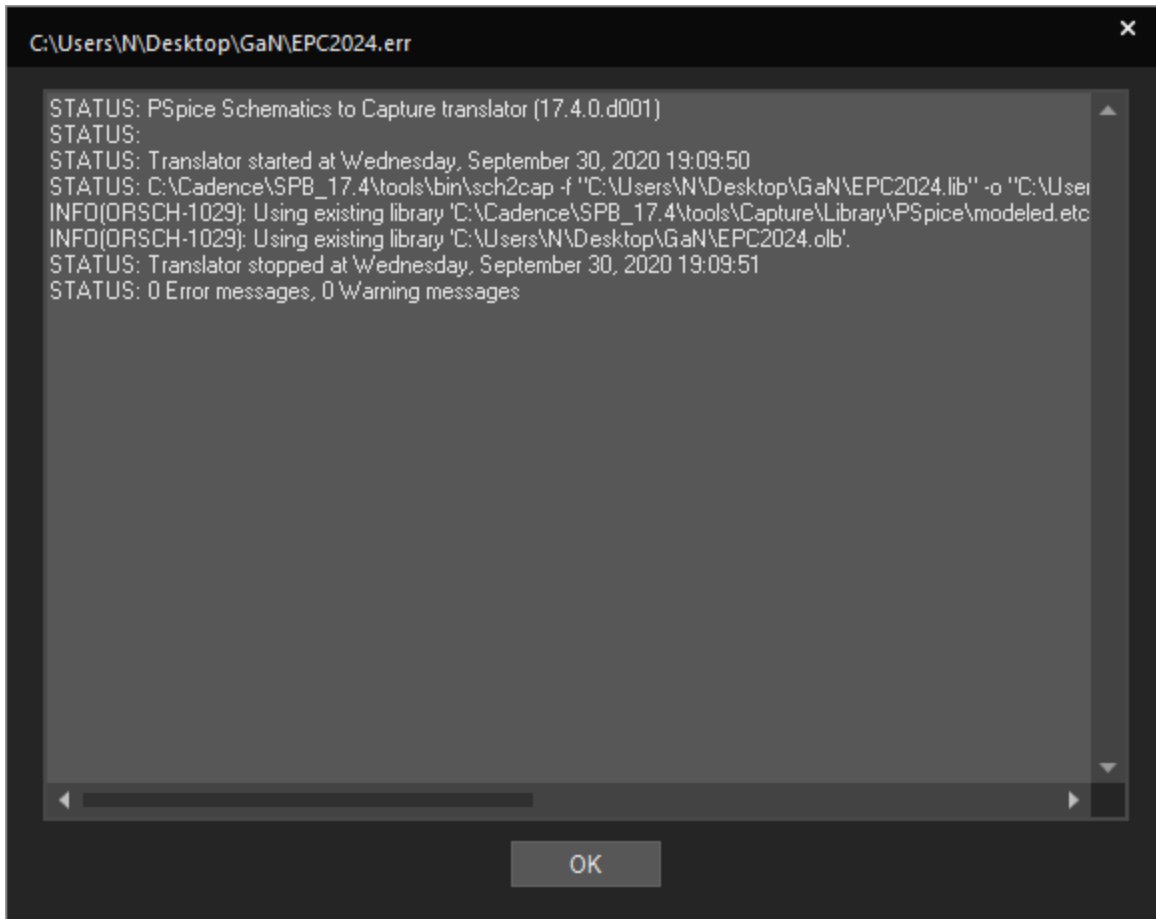
Други врста су subcircuit кодови. Овде се превођење мора одрадити уз помоћ PSpice Model Editor-а. Прво је неопходно преузети .txt филе конвертовати у .lib фајл. Тада се у програму PSpice Model Editor иде на картицу File и отвара Model Import Wizard... након чега се отвара картица као на слици 15.4. Претражује се рачунар преко Browse...-а и уноси .lib фајл и кликће на Next >.



Слика 15.4

Затим, уколико не постоји симбол елемента преко команде Replace Symbol се то одрађује, бирајући симбол од већ постојећих са истим бројем пинова. Уколико је све исправно изаћи ће прозор на коме пише да нема грешака.

Након тога се опет иде на картицу File у PSpice Model Editor-у и отвара Export to Capture Part Library... Отвара се прозор где се, поново, претраживањем рачунара помоћу дугмета Browse... налази .lib фајл. Кликтањем на Ok се процес завршава. Прозор приказан на слици 15.5 показује поруку након исправног формирања фајлова (без грешака, без упозорења). Даље се ради исти поступак који је прво објашњен јер сада постоје фајлови .lib и .olb.



Слика 15.5